

Rejestry

Rejestry są to sekwencyjne układy cyfrowe służące do chwilowego przechowywania informacji.

Pełnią funkcję pomocniczych układów pamięciowych, zwykle o niewielkiej pojemności.

Rejestry służą też jako układy pośredniczące pomiędzy urządzeniami o różnej szybkości pracy lub różnym sposobie przekazywania informacji.

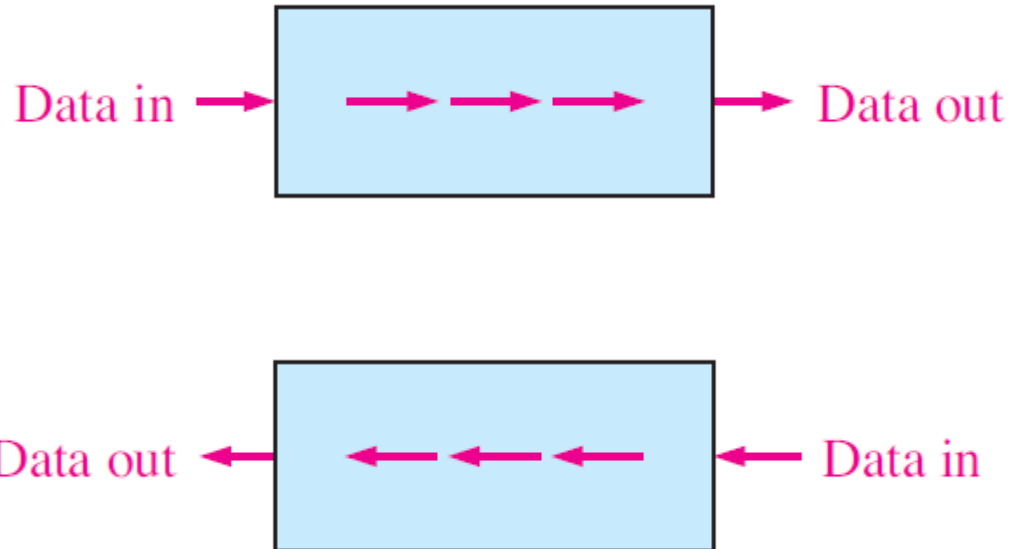
Do prawidłowego funkcjonowania procesora konieczne jest wykorzystanie rejestrów w charakterze miejsc w których przechowywane są różnego rodzaju dane.

Aby dostęp do nich był możliwie szybki rejestry umieszczane są wprost w układzie scalonym procesora.

Adresowanie rejestrów jest bezpośrednie, gdyż informacja umieszczona w rejestrze do której jest odwołanie w procesie liczenia, jest wskazywana poprzez podanie nazwy rejestru z którego trzeba ją pobrać.

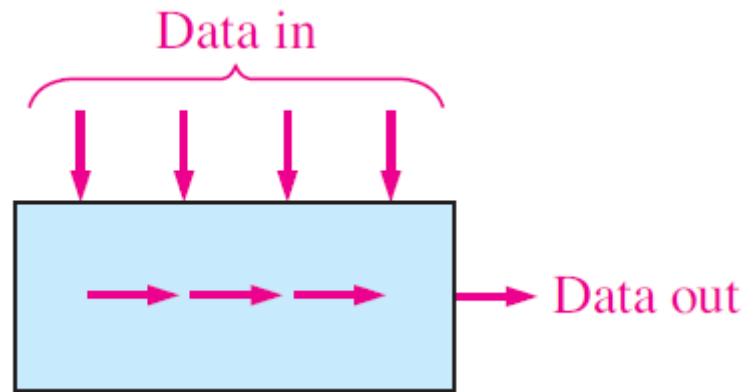
Rozmiary rejestrów zależą od długości słowa binarnego jakim operuje system cyfrowy.

podział rejestrów ze względu na sposób zapisu i poboru informacji

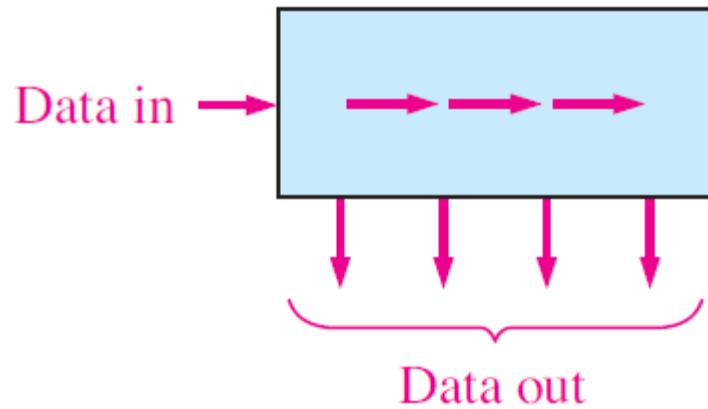


rejstry szeregowo – szeregowo (przesunięcie w prawo, przesunięcie w lewo)

[*]

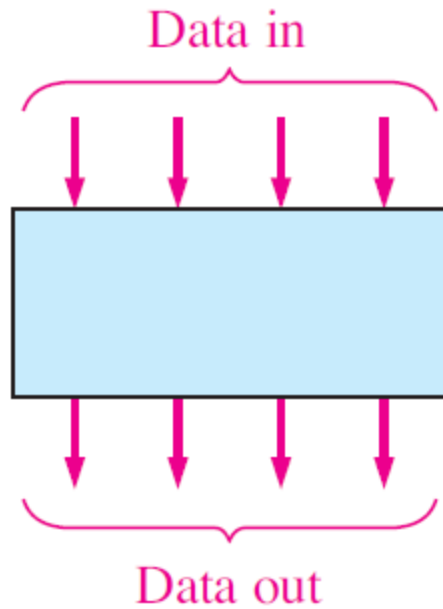


rejestr równoległo - szeregowy

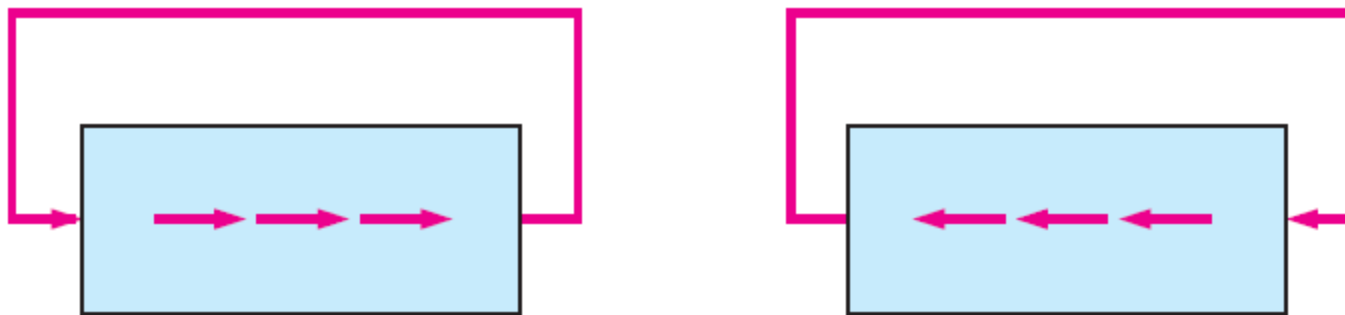


rejestr szeregowo - równoległy

[*]



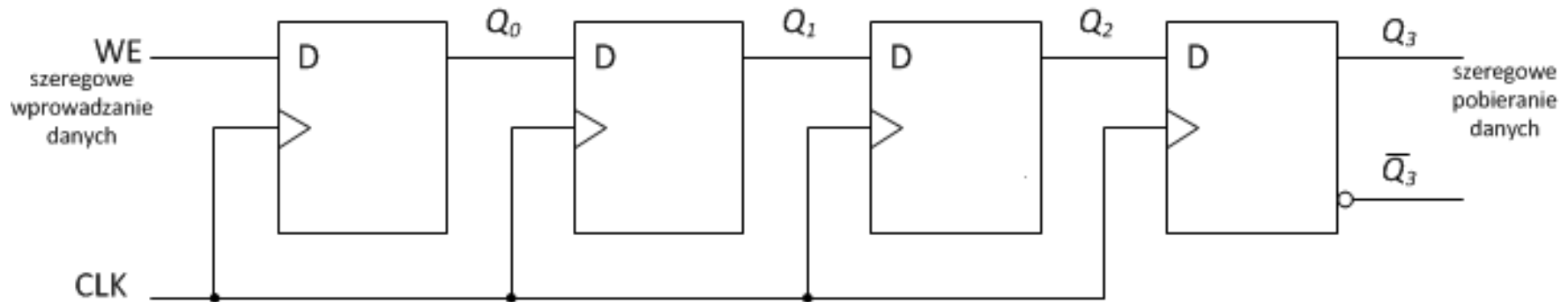
rejestr równoległo – równoległy (rejestr buforowy)



rejstry pierścieniowe (przesunięcie w prawo, przesunięcie w lewo)

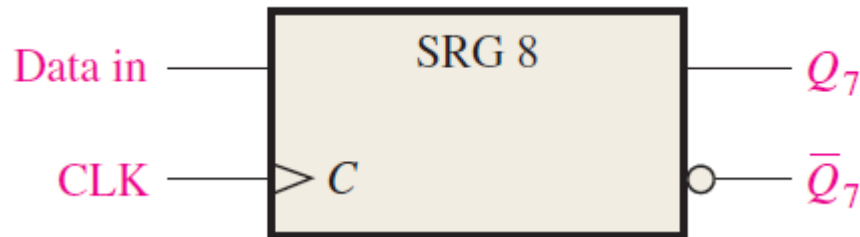
[*]

rejestr szeregowo - szeregowy



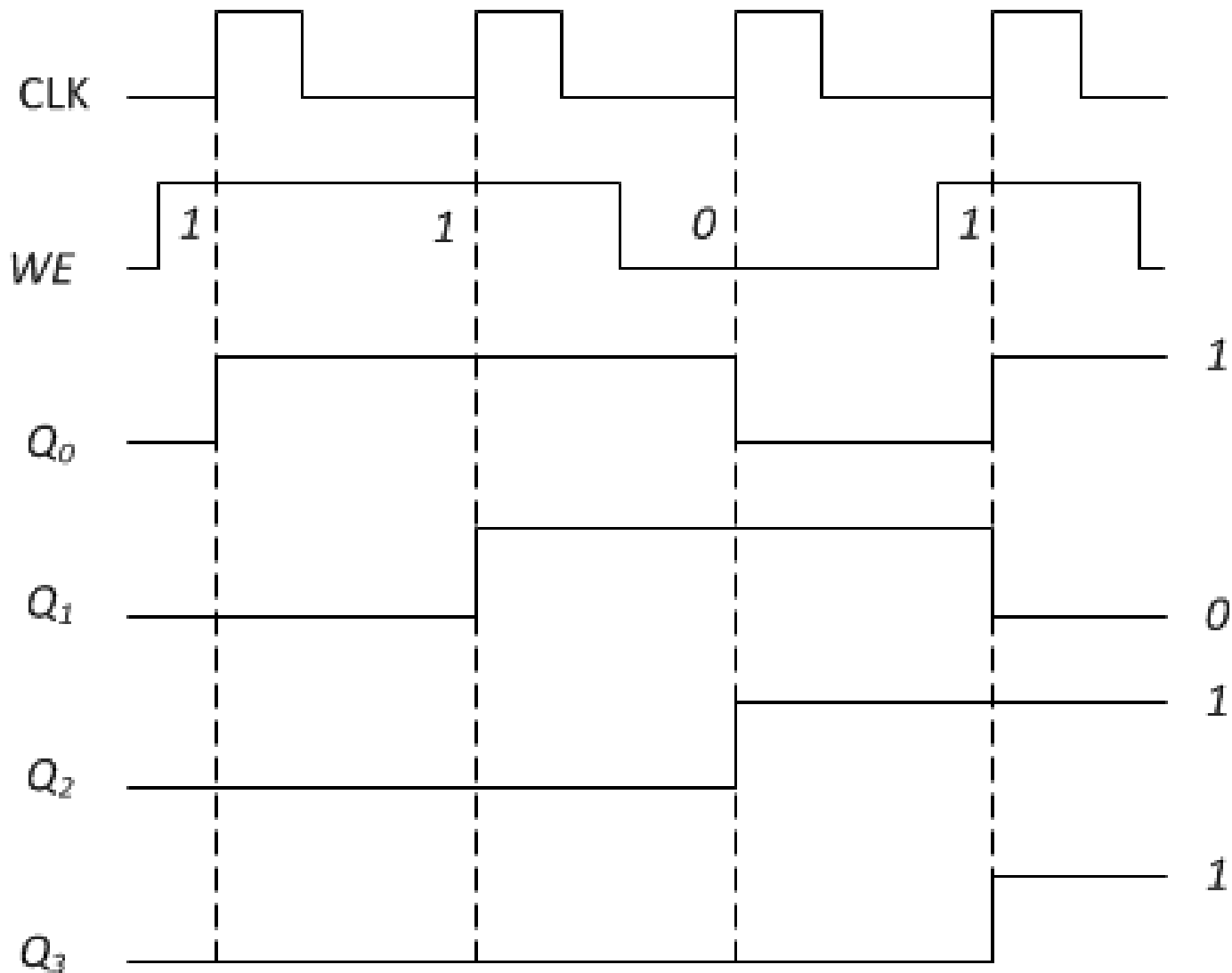
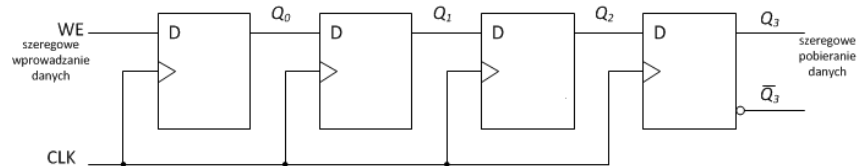
schemat czterobitowego rejestru szeregowo - szeregowego

ten rejestr nazywany jest też: rejestrem przesuwającym (przesuwnym)



tradycyjny symbol logiczny 8-bitowego rejestru przesuwanego szeregowo - szeregowego
oznaczenie „SRG 8” oznacza rejestr przesuwany (SRG) o pojemności 8 bitów.

rejestr szeregowo - szeregowy



obraz czterech impulsów sygnału zegarowego

wpisanie słowa 1101 po czterech impulsach zegarowych

rejestr szeregowo – szeregowy *wpisywanie do rejestru*

	Q ₀	Q ₁	Q ₂	Q ₃
zerowanie	0	0	0	0
1 impuls CLK	1	0	0	0
2 impuls CLK	1	1	0	0
3 impuls CLK	0	1	1	0
4 impuls CLK	1	0	1	1

wpisane bity słowa $Q_3Q_2Q_1Q_0 = 1101$

wpisywanie bitów następnego słowa
z jednoczesnym pobieraniem poprzedniej zawartości rejestru

	Q ₀	Q ₁	Q ₂	Q ₃
inicjowanie	1	0	1	1
5 impuls CLK	X ₃	1	0	1
6 impuls CLK	X ₂	X ₃	1	0
7 impuls CLK	X ₁	X ₂	X ₃	1
8 impuls CLK	X ₀	X ₁	X ₂	X ₃

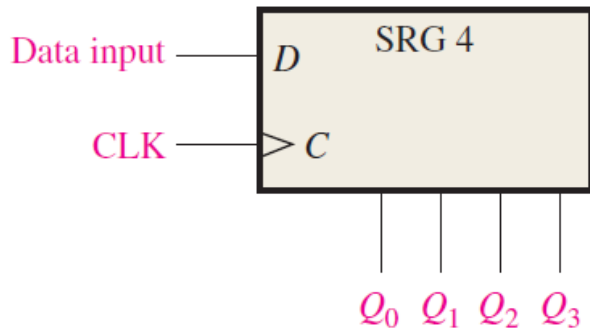
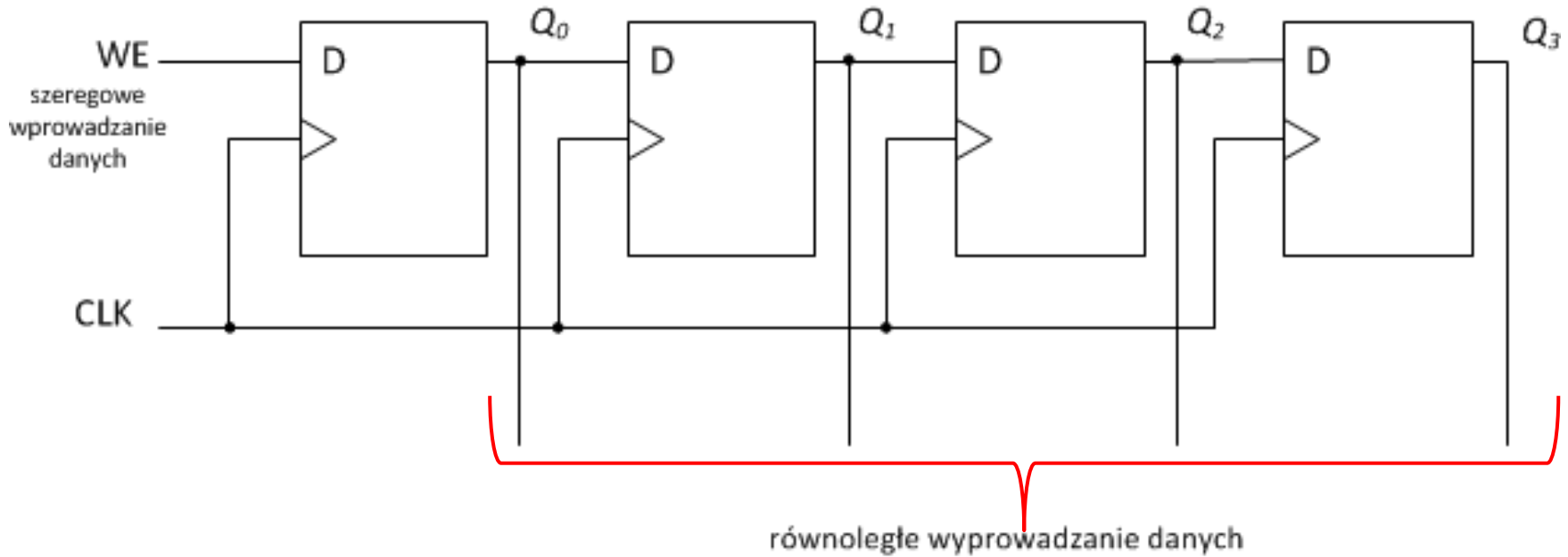
szeregowe
pobieranie z
wyjścia Q₃ bitów
słowa 1101

wpisane bity następnego słowa

$$Q_3 Q_2 Q_1 Q_0 = X_3 X_2 X_1 X_0$$

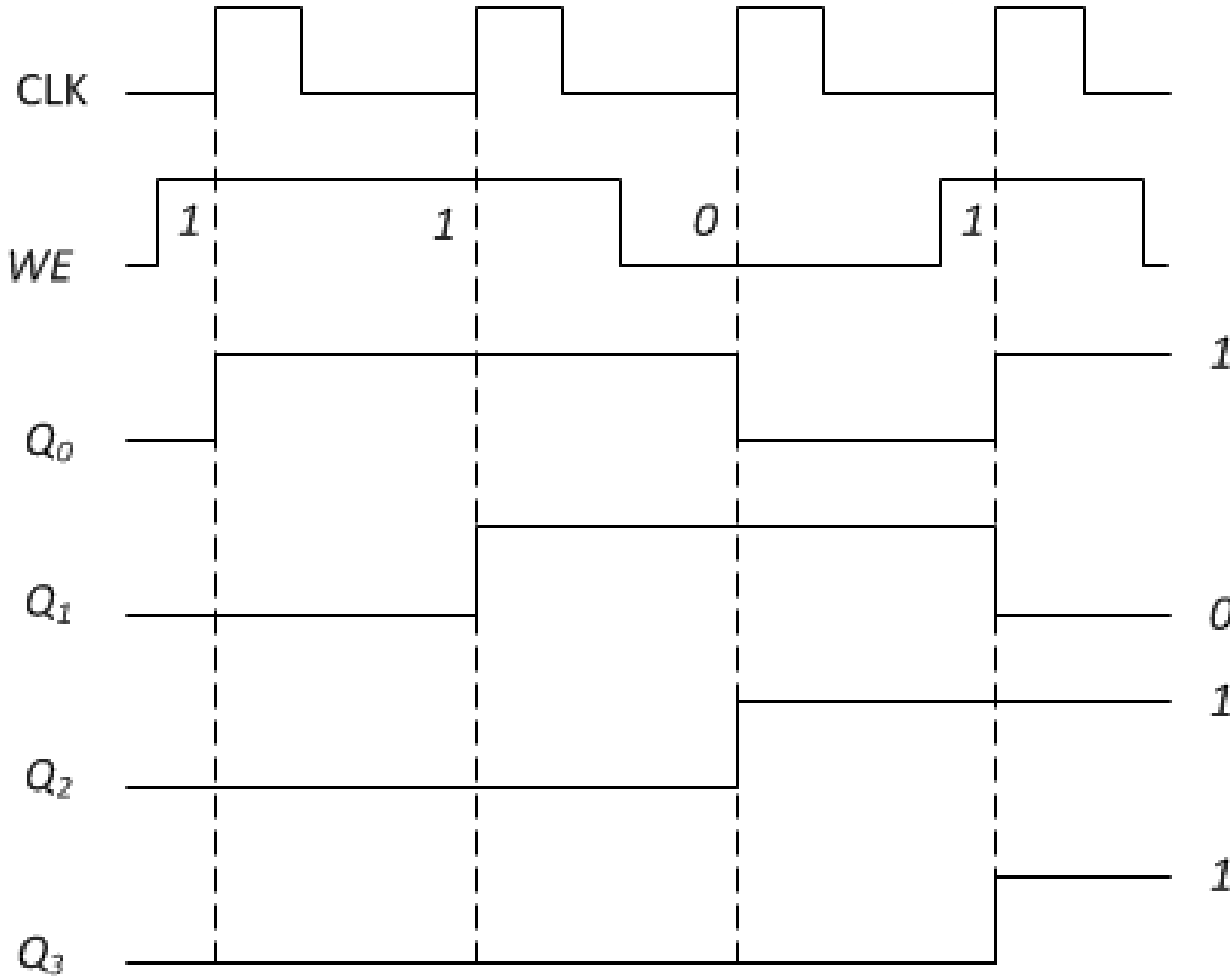
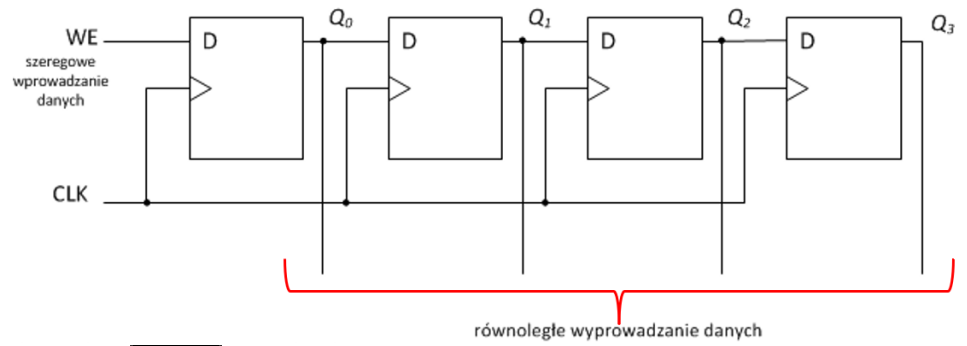
gdzie X dowolnie 0 lub 1

rejestr szeregowo - równoległy



symbol logiczny rejestru

rejestr szeregowo - równoległy



wpisanie słowa 1101 po czterech impulsach zegarowych

równoległe wyprowadzenie danych

rejestr szeregowo – równoległy *c.d.*

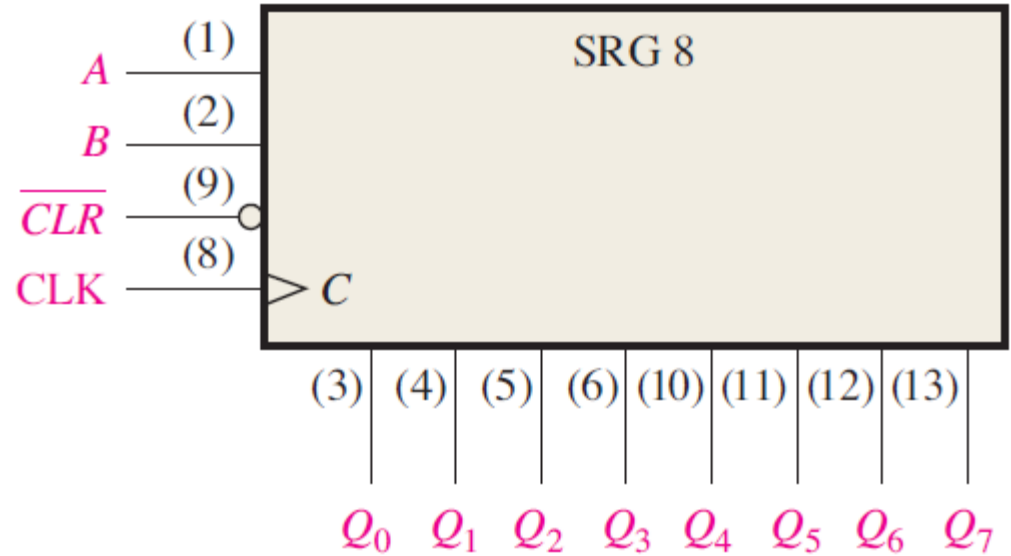
	Q ₀	Q ₁	Q ₂	Q ₃
zerowanie	0	0	0	0
1 impuls CLK	1	0	0	0
2 impuls CLK	1	1	0	0
3 impuls CLK	0	1	1	0
4 impuls CLK	1	0	1	1

wpisane bity słowa $Q_3Q_2Q_1Q_0 = 1101$
możliwe do pobrania równoległego

realizacja w postaci scalonej

8 bitowy rejestr
szeregowo - równoległy

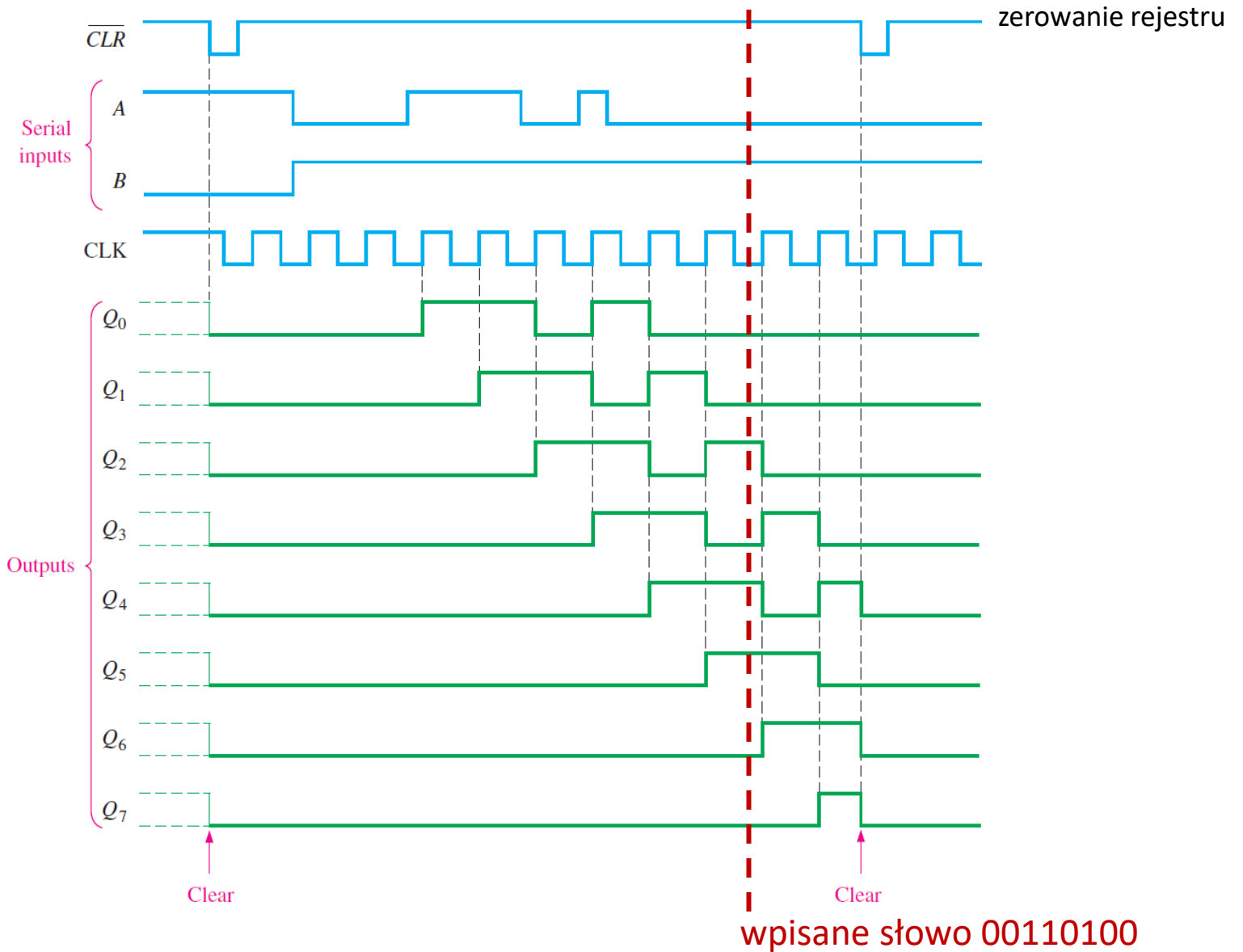
74HC164



[*]

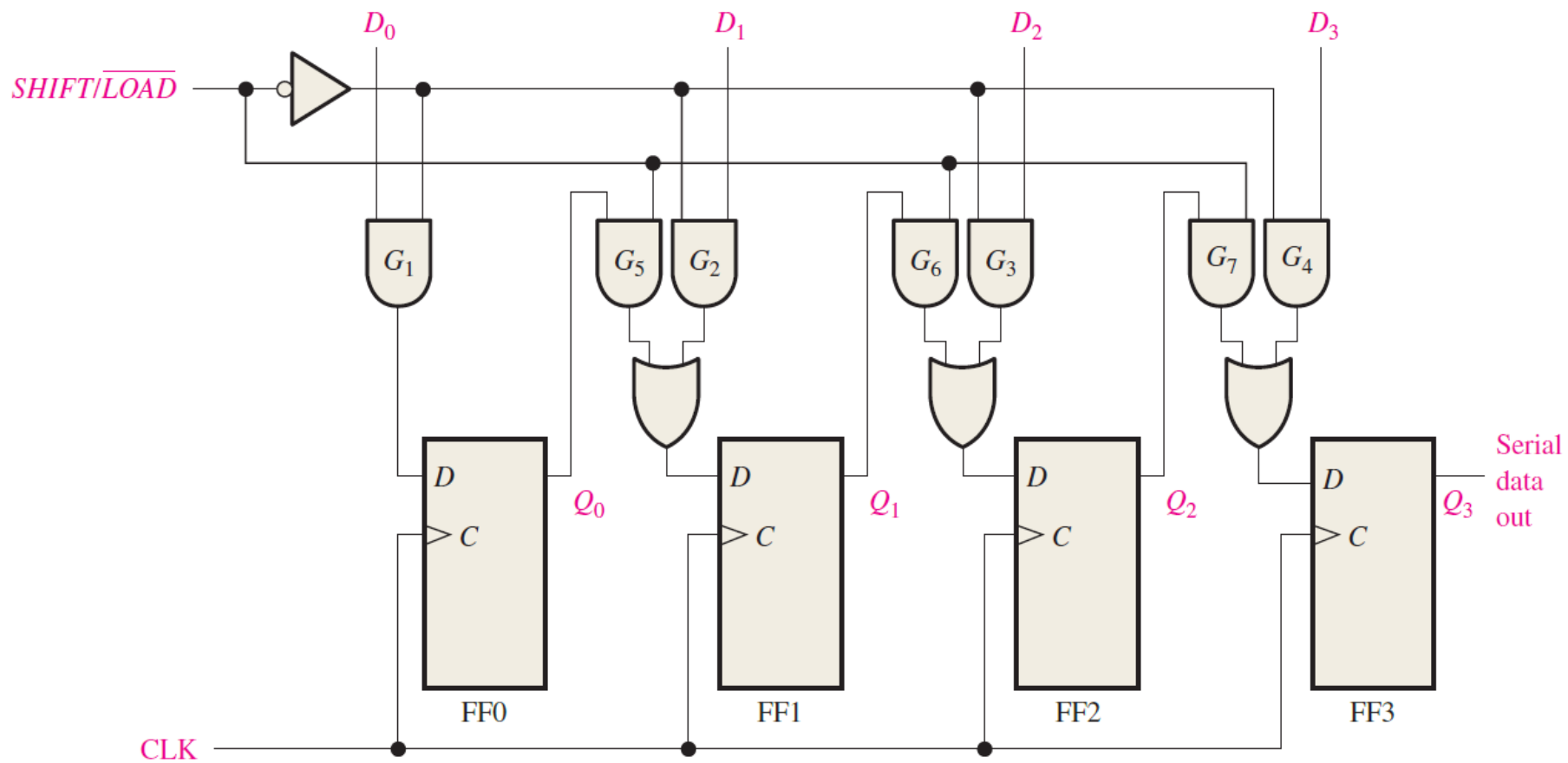
działanie układu 74HC164 przy wpisywaniu słowa ośmiobitowego

wpisywanie do rejestru przez wejście A wtedy, gdy na wejściu B jest stan

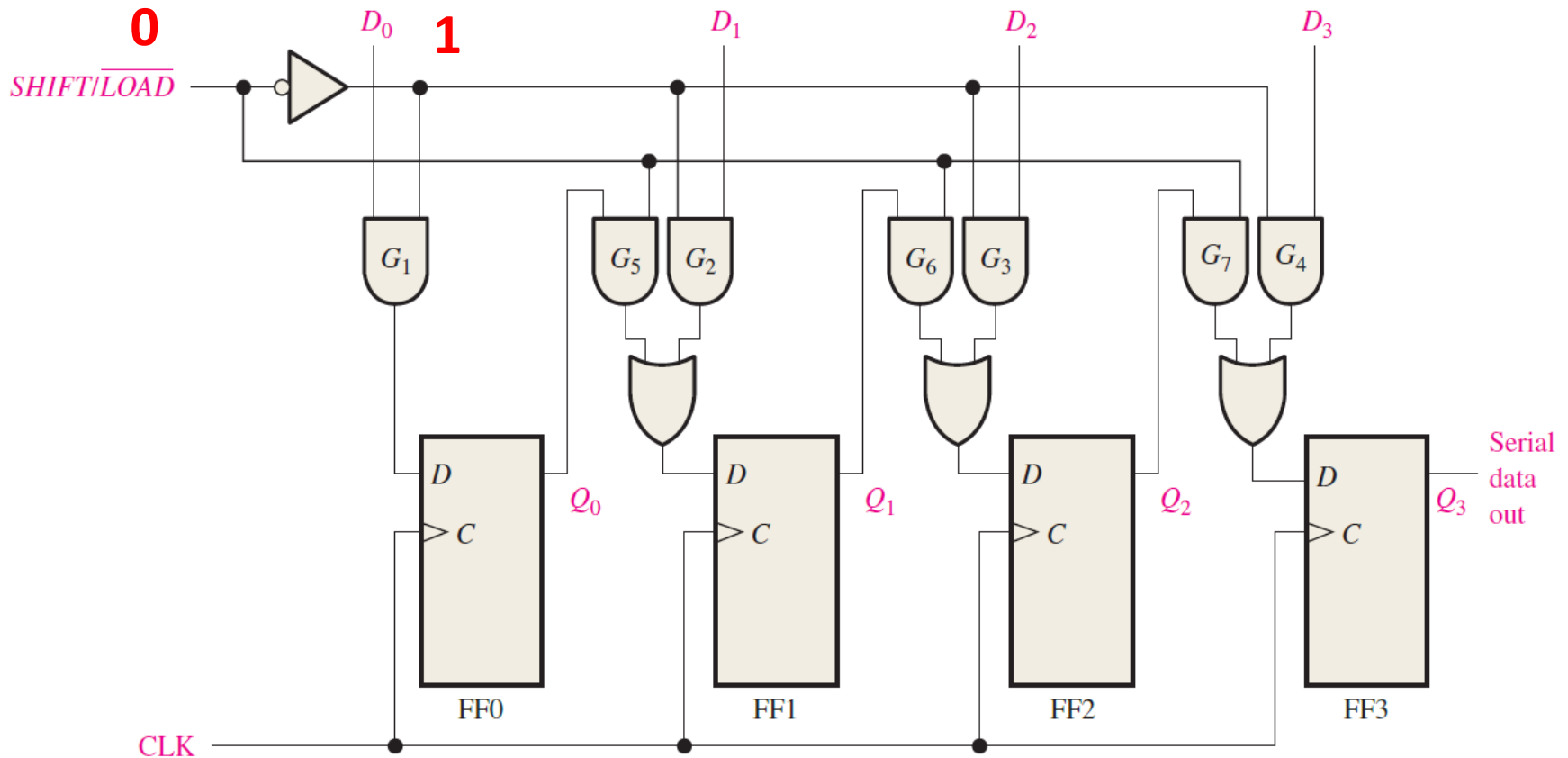


[*]

rejestr równoległo - szeregowy

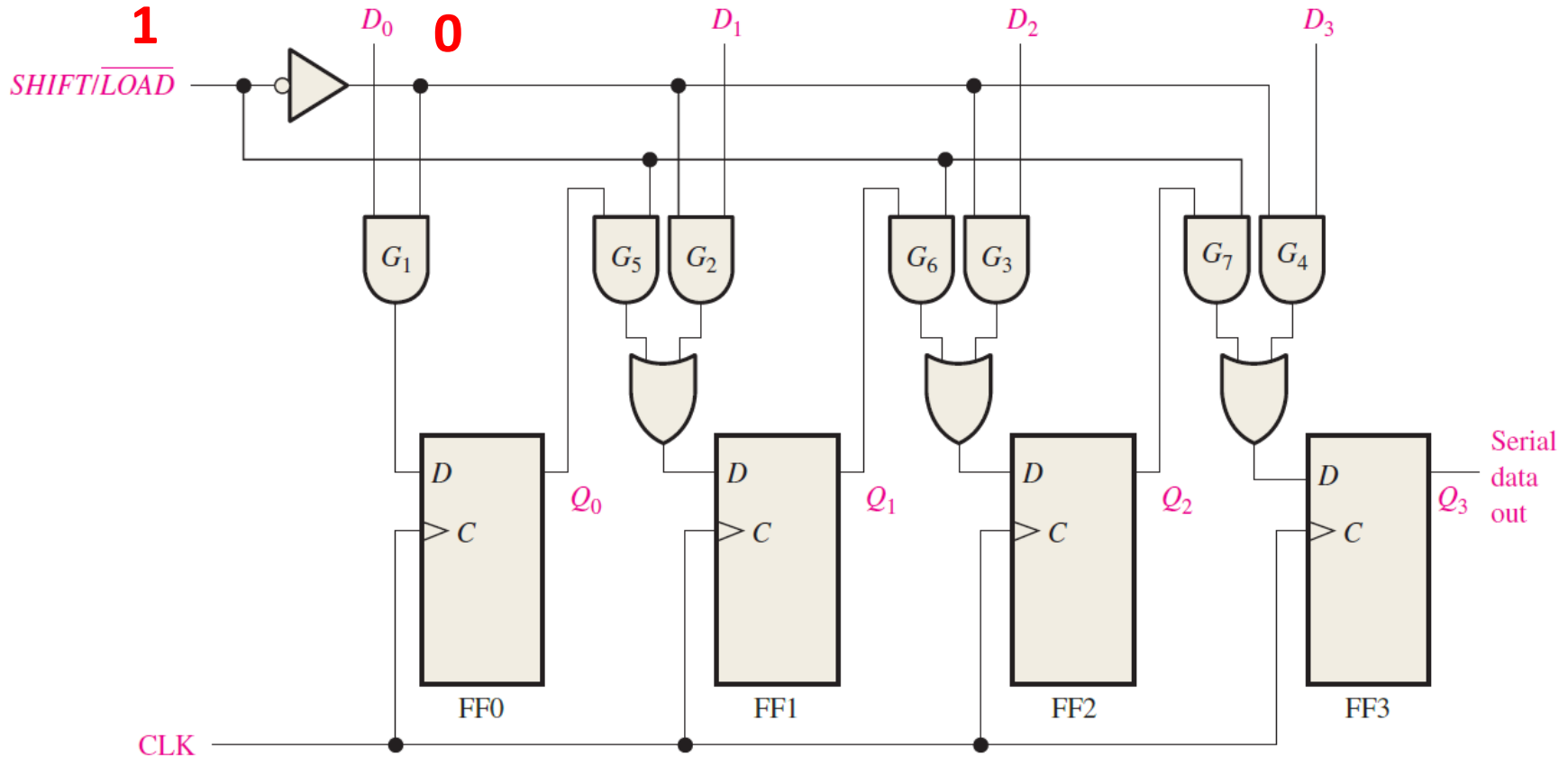


[*]



Kiedy SHIFT/LOAD jest LOW, bramki od G1 do G4 są włączone, co pozwala na doprowadzenie każdego bitu danych na wejściu D odpowiedniego przerzutnika. Po przyłożeniu impulsu zegarowego informacja wchodzi do przerzutników rejestru.

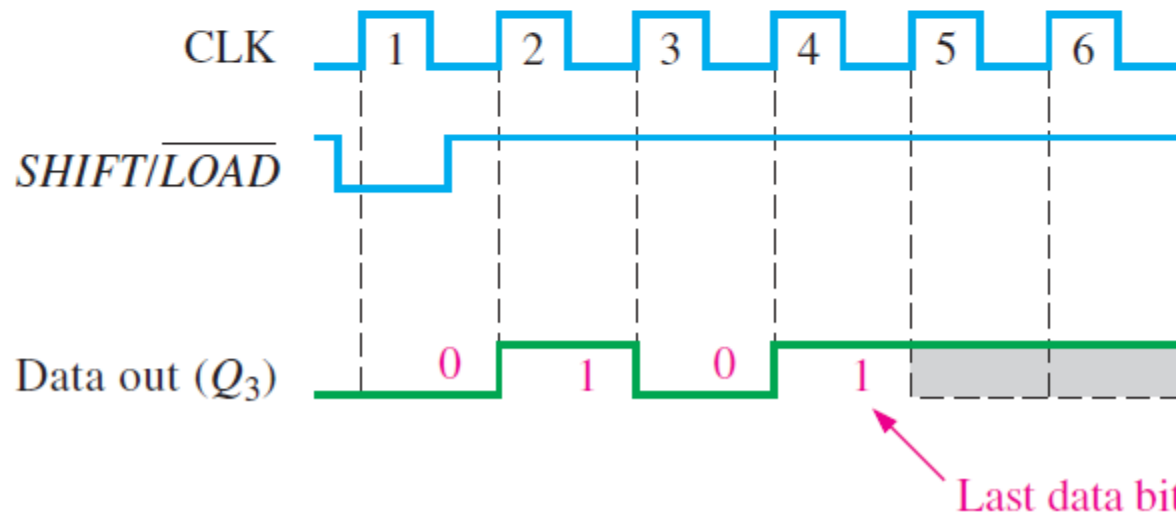
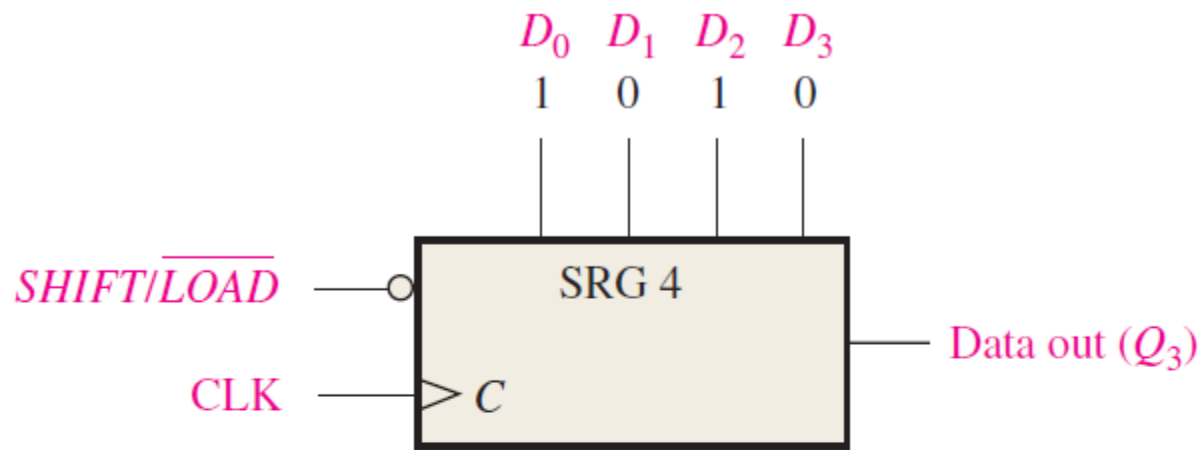
[*] Bramki OR pozwalają zmianę funkcji wpisywanie/pobieranie informacji.



Kiedy SHIFT/LOAD jest HIGH, bramki od G1 do G4 są wyłączone, a bramki od G5 do G7 są włączone, umożliwiając przesuwanie bitów danych w prawo z jednego przerzutnika do drugiego.

[*] Bramki OR pozwalają zmianę funkcji wpisywanie/pobieranie informacji.

działanie rejestru równoległo – szeregowego
wpisanie równoległe z boczem pierwszego impulsu CLK słowa 0101
i pobieranie z wyjścia Q3 kolejnymi impulsami

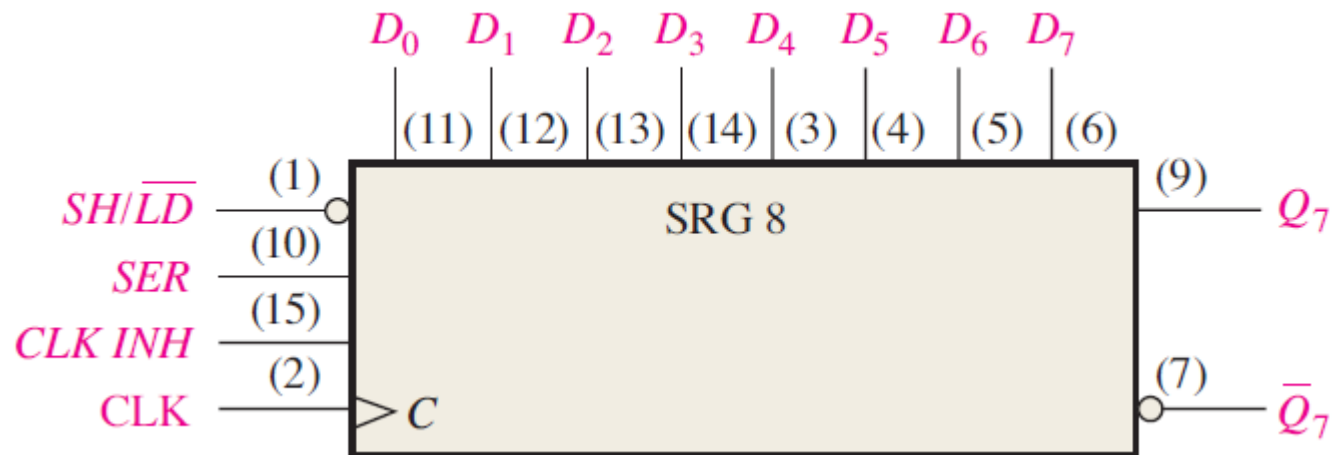


[*]

realizacja w postaci scalonej

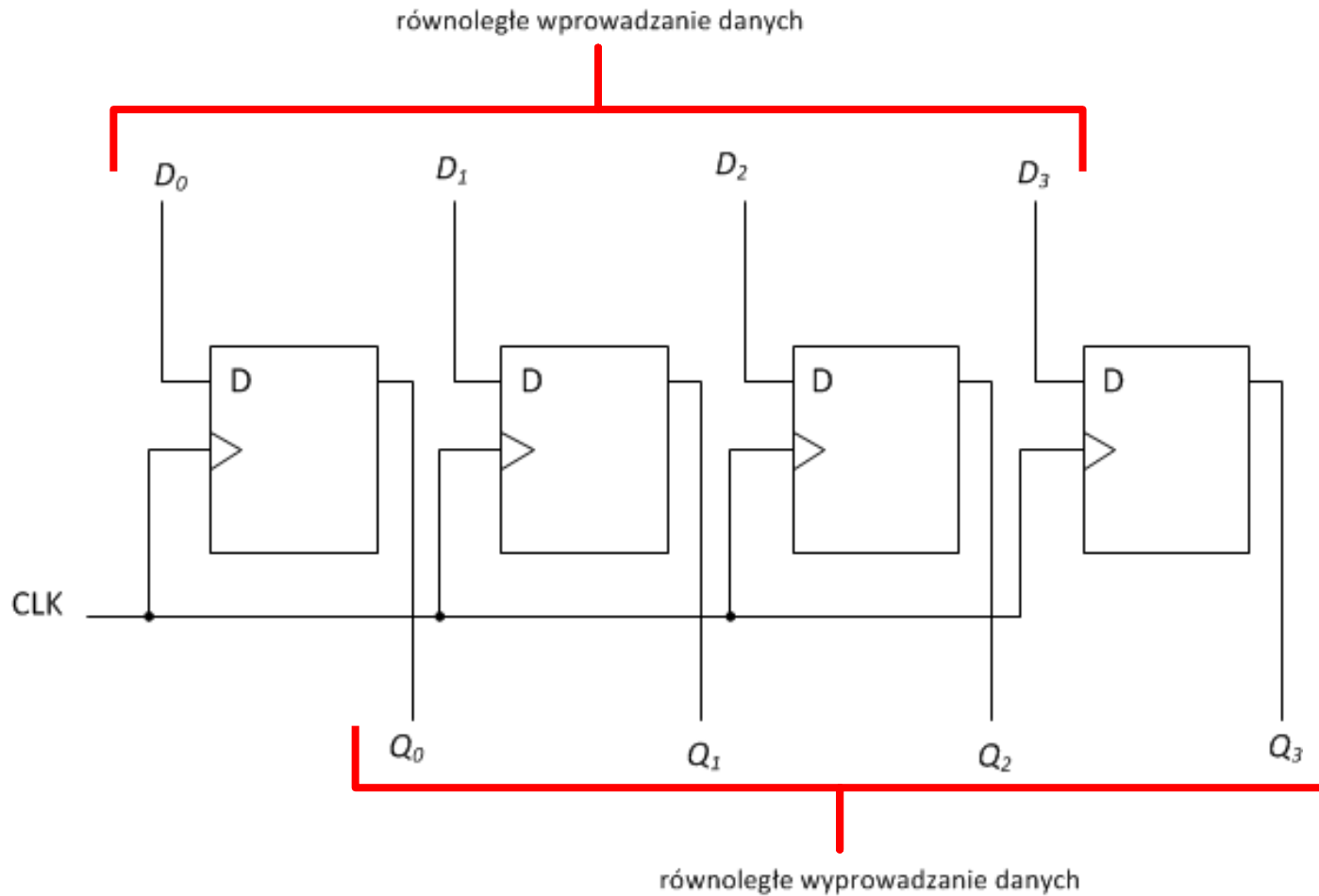
8 bitowy rejestr równoległo szeregowy

74HC165



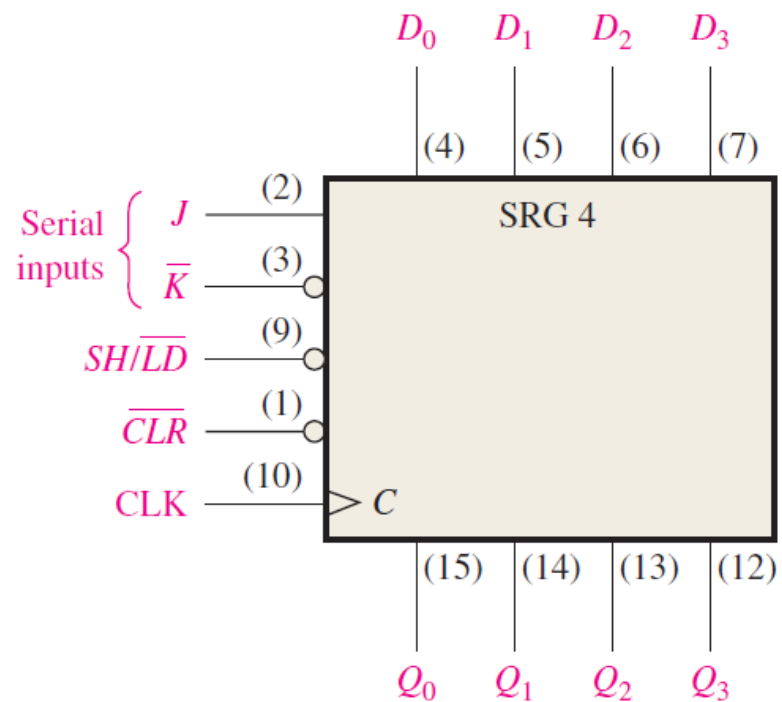
[*]

rejestr równoległy – równoległy (inaczej: buforowy)



4 bitowy rejestr szeregowo - szeregowy

74HC195



[*]

Rejestry charakteryzują się pewnymi cechami zależnymi od sposobu wprowadzania i wyprowadzania danych (szeregowo lub równoległe) oraz od możliwości przesuwania danych w prawo lub lewo czy pracy z zachowaniem informacji (pierścieniowe).

Istnienie tak wielu możliwości funkcjonalnych spowodowało, że powstała koncepcja rejestrów uniwersalnych, który agreguje wszystkie cechy charakterystyczne rejestrów dając możliwość wyboru opcji funkcjonowania w zależności od potrzeb użytkownika.

Rejestry uniwersalne posiadają wejścia adresowe wyboru trybu pracy a ich częścią składową są multipleksery wykonujące wewnętrzne przełączenia.

ciekawostka

W n-bitowych rejestrach pojedyncze przerzutniki są przeważnie ponumerowane kolejno od 0 do n-1 począwszy od zera przypisanego do najmniej znaczącej pozycji i rosnąco w kierunku najbardziej znaczącej pozycji.

Gdy bit zerowy najmniej znaczący znajduje się po prawej stronie taką pozycję określamy jako najpierw najmłodszy bit (*little-endian*).

Odwrotna kolejność z bitem zerowym po lewej stronie jest określana jako najpierw najstarszy bit (*big-endian*).

Te dwa określenia zostały zaczerpnięte z powieści *Jonathana Swifta* pod tytułem *Podróż Guliwera*. Opisana jest tam sytuacja dotycząca społeczności Liliputów. Otóż społeczność ta podzieliła się na dwa obozy. Do jednego obozu weszli ci, którzy podczas posiłku rozbijali jajka od szerszej strony (z ang. *big end, stąd big endians*). Drugi obóz Liliputów rozbijał jajka od węższej strony (z ang. *little end, stąd little endians*).

Ciekawostką jest to, że producenci procesorów też podzielili się na dwie grupy. Intel produkuje chipy zgodnie little endian a Motorola zgodnie z big endian. Ale są też procesory obsługujące oba te standardy [Null].

Rejestry

KONIEC

[*] T.L.Floyd: Digital Fundamentals, PEARSON