

NIEULOTNE PAMIĘCI PÓŁPRZEWODNIKOWE

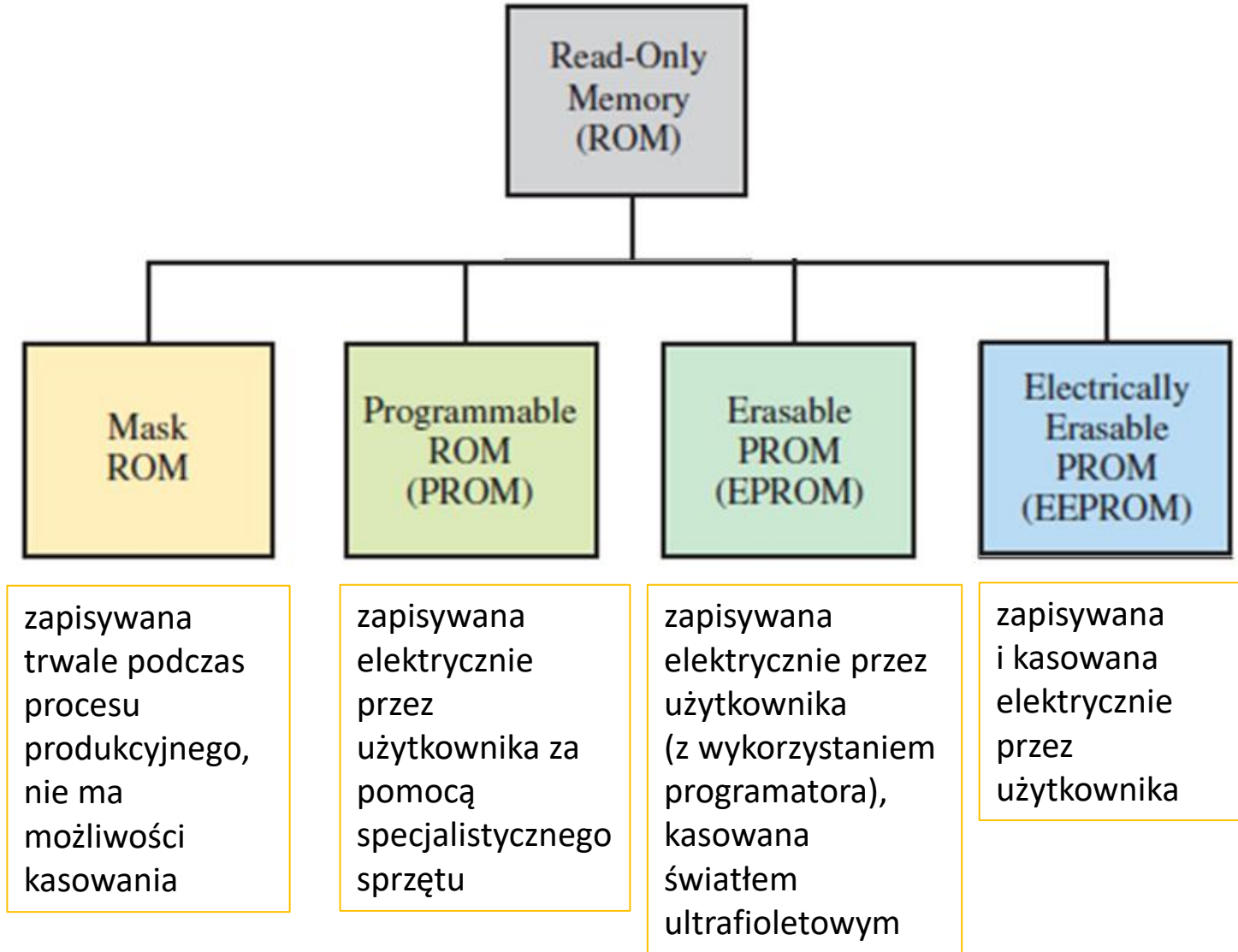
Scalone pamięci półprzewodnikowe wytwarzane są w dwu zasadniczych odmianach, jako pamięci ulotne i pamięci nieulotne.

Zawartość pamięci ulotnych jest bezpowrotnie tracona po wyłączeniu zasilania.

Zawartość pamięci nieulotnych jest trwale zapamiętywana i nie zanika po wyłączeniu zasilania.

Ogólnie grupę pamięci nieulotnych nazywamy ROM (*read only memory* czyli pamięć tylko do odczytu).

Rodzina pamięci ROM



Pamięć Mask ROM (zwykle nazywana po prostu pamięcią ROM)

Jest na stałe programowana w procesie produkcyjnym.

Wykorzystywana do zapewnienia powszechnego stosowania standardowych funkcji np. jako konwertery kodu, systemy BIOS komputera, interpretatory języków programowania i inne.

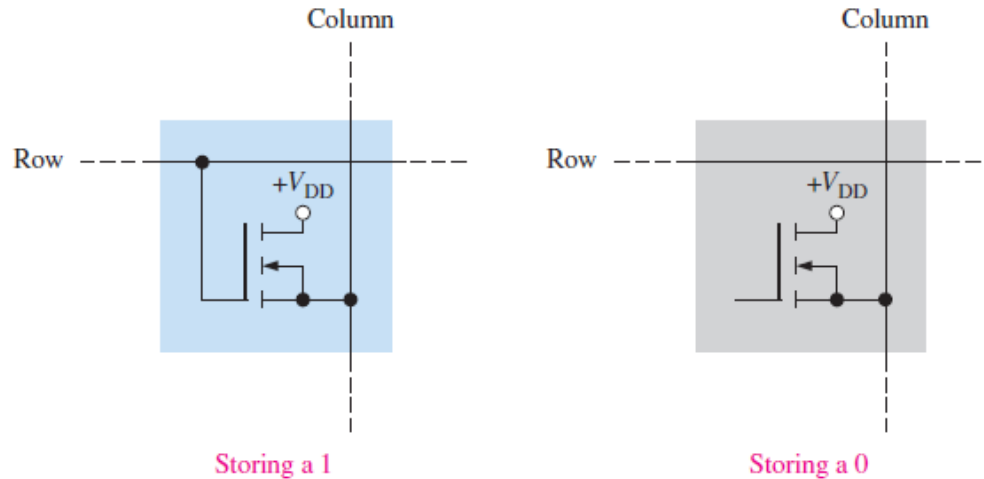
Po zaprogramowaniu zawartości pamięci nie można zmienić.

Notka informacyjna

System BIOS (podstawowy system wejścia / wyjścia) zawiera programy używane do wykonywania podstawowych funkcji nadzorczych i pomocniczych w każdym komputerze. Jest zapisany w pamięci Mask ROM.

Steruje niektórymi funkcjami monitora, zapewnia formatowanie dysku komputera, skanuje klawiaturę w poszukiwaniu danych wejściowych i steruje określonymi funkcjami drukarki.

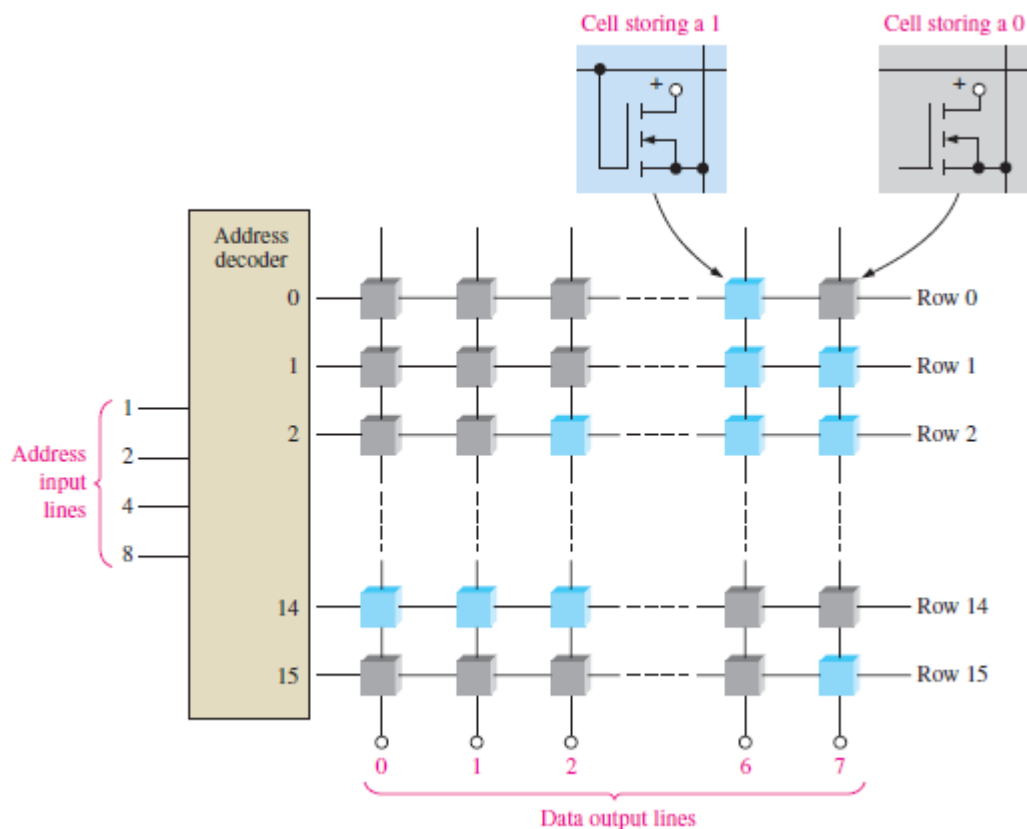
Większość układów scalonych pamięci Mask ROM wykorzystuje komórki jednotranzystorowe



[*]

Obecność połączenia wiersza do bramki tranzystora reprezentuje 1, ponieważ gdy linia wiersza wybrana jest stanem H, tranzystor posiadający połączenie bramki do tej linii włączają się i przekazują stan wysoki (napięcie $+V_{DD}$) na linię kolumny.

Gdy nie ma dołączonej bramki, gdy linia wiersza wybrana jest stanem H nie ma możliwości sterowania bramki i linia kolumny pozostaje w stanie niskim 0.



Matryca 16 x 8 bitów pamięci Mask ROM
(całkowita pojemność 128 bitów lub 16 bajtów)

Operacja odczytu

Adres dekodowany przez dekodery wierszy podaje stan wysoki na wybrany wiersz.

Komórki z zapisem 1 przekazują stan wysoki na linie kolumny.

Komórki z zapisem 0 nie przekazują zatem pozostaje na linii kolumny stan niski 0.

Na wyjściu pojawia się osiem bitów danych przechowywanych w wybranym adresowanym wierszu.

[*]

Pamięć PROM (*programmable ROM*, programowalny ROM)

Pamięci Mask ROM (ROM) wychodzą od producenta zaprogramowane.

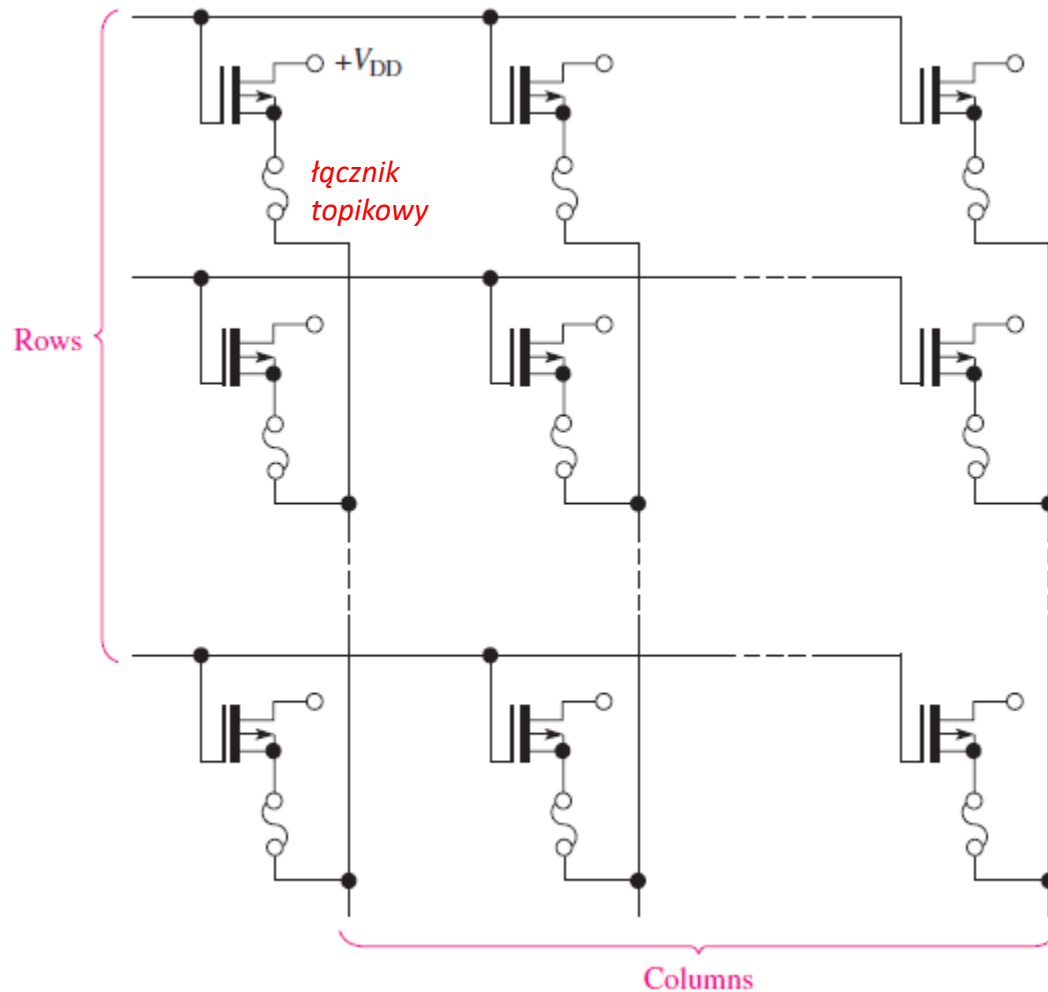
Pamięci PROM wychodzą od producenta nie zaprogramowane i są programowane przez użytkownika w urządzeniu zwanym programatorem.

Pamięci PROM wytwarzane są jako „czyste” to jest pełne zer lub jedynki – zależnie od przyjętego standardu.

W trakcie programowania następuje przepalanie (lub pozostawienie w stanie nienaruszonym) połączeń interpretowanych w układzie jako wprowadzenie określonego stanu do komórki.

Taki proces programowania jest jednorazowy i nieodwracalny.

W raz zaprogramowanej pamięci PROM nie można zmieniać zawartości.



[*]

Matryca PROM wykonana w technologii MOS z łącznikami topikowymi („bezpiecznikowymi”). W procesie programowania przez łącznik topliwy jest przepuszczany prąd wystarczający do przepalenia go w celu utworzenia zapisanego 0. Łącznikui nienaruszony reprezentuje stan 1.

Trzy podstawowe technologie łączników stosowane w PROM:

1. łącznik metalowy.

Wykonane z nichromu. Podczas programowania łącznik jest przepalany (otwarty) lub pozostawiony w stanie nienaruszonym. Programuje się poprzez adresowanie danej komórki, a następnie przepuszczenie wystarczającej ilości prądu, aby spowodować jego przepalenie(przerwanie).

2. łącznik krzemowy.

Wykonane z wąskich pasków krzemu polikrystalicznego. Programowanie wymaga stopienia połączenia poprzez przepuszczenie przez nie odpowiedniego prądu.

3. Przebicie lawinowe złącza pn.

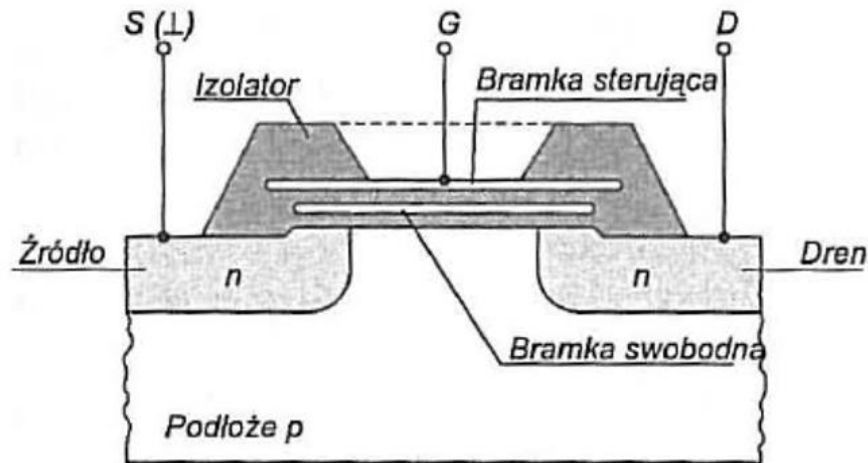
Podczas programowania występuje zjawisko przebicia lawinowego a moc wydzielana na złączu powoduje zwarcie złącza pn (migrację jonów aluminium i zwarcie złącza).

Pamięć EPROM (*Erasable PROM*, kasowany PROM)

Pamięci EPROM (*Erasable PROM*) umożliwiają wielokrotne programowanie i kasowanie zawartości.

Komórkę pamięci stanowi specjalny tranzystor FAMOS (*Floating gate Avalanche injected MOS*) o strukturze swobodnej bramki.

Dodatkowa swobodna bramka wykonana jest z krzemu polikrystalicznego i umieszczona między bramką sterującą, a obszarem kanału. Bramka ta nie ma żadnych wyprowadzeń zewnętrznych .



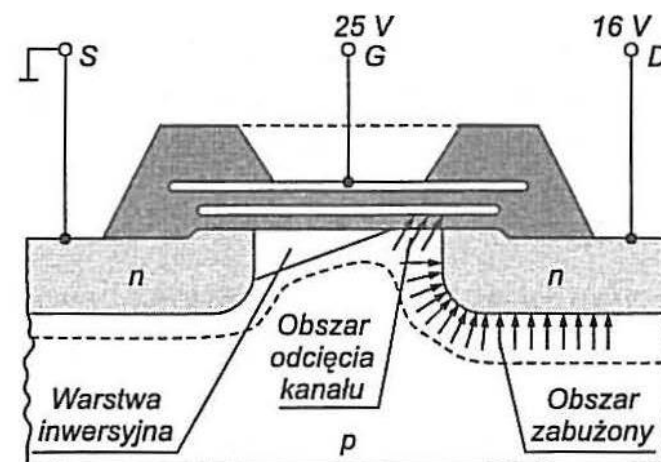
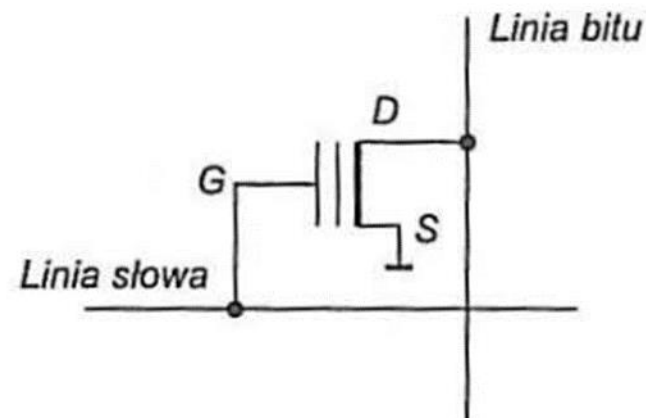
[**]

tranzystor FAMOS

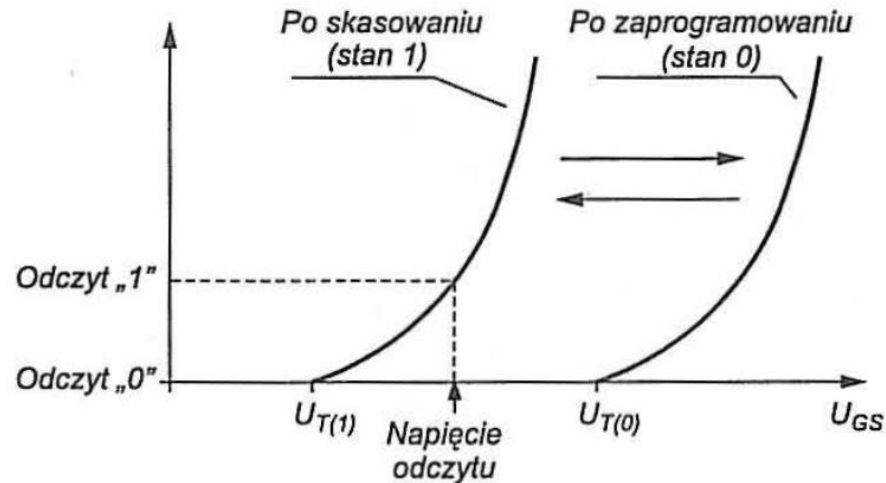
Przed zaprogramowaniem tranzystory FAMOS tworzące komórki pamięci reprezentują stan jedynki logicznej. Doprowadzenie do linii wiersza (linia słowa) napięcia odczytu na ich bramki powoduje przepływ prądu między drenem a źródłem, co interpretowane jest na liniach bitu jako stan wysoki.

Programowanie pamięci EPROM wykonuje się w specjalnym urządzeniu – w programatorze.

Podaniem adresu wybierana jest komórka. Ustalane jest wystarczająco duże napięcie dodatnie na bramce sterującej i drenie tranzystora FAMOS. Tworzy się warstwa inwersyjna obszaru typu n łącząca dren ze źródłem. Dren tranzystora programowanego ma napięcie wyższe niż znamionowa wartość napięcia zasilającego. Duża wartość napięcia drenu jest przyczyną wystąpienia powielania lawinowego nośników w obszarze odcięcia kanału w okolicach elektrody drenu. Niektóre elektrony (tzw. elektrony gorące) zyskują energię wystarczająco dużą do tego, aby móc pokonać barierę między podłożem i cienkim dielektrykiem pod bramką swobodną i przedostają się do tej bramki. W ten sposób swobodna bramka gromadzi ładunek ujemny.



[**]



[**]

przesunięcie charakterystyki przejściowej tranzystora FAMOS będące efektem programowania

Efektom programowania jest zwiększenie napięcia progowego, co wywołuje przesunięcie charakterystyki przejściowej tranzystora.

Powoduje to, że doprowadzenie znamionowej wartości napięcia odczytu nie powoduje otwarcia tranzystora i prąd dren-źródło nie płynie.

Jest to interpretowane jako wprowadzenie stanu niskiego do komórki pamięci.

Kasowanie pamięci EPROM

Obudowa pamięci ma okno ze szkła kwarcowego przepuszczającego promieniowanie ultrafioletowe. Przez oświetlenie pamięci ultrafioletem następuje kasowanie całej zawartości. Fotony światła ultrafioletowego są absorbowane przez elektrony bramki swobodnej i zwiększają swoją energię. Opuszczają one wtedy bramkę, przechodząc do otaczającego ją izolatora, a następnie są wyłapywane przez bramkę sterującą lub podłoże (naładowana bramka swobodna ma potencjał ujemny, a przy kasowaniu do elektrod bramki sterującej, źródła, drenu i podłoża doprowadza się potencjał zera).

Naświetlanie pamięci trwa długo, od kilkunastu do kilkudziesięciu minut.

W celu skasowania musi być ona wyjęta z układu i umieszczona w kasowniku.

Po skasowaniu okno zakleja się materiałem nieprzezroczystym dla ultrafioletu.



pamięć EPROM



kasownik

Pamięć EEPROM (*Electrically Erasable PROM*, elektrycznie kasowany PROM)

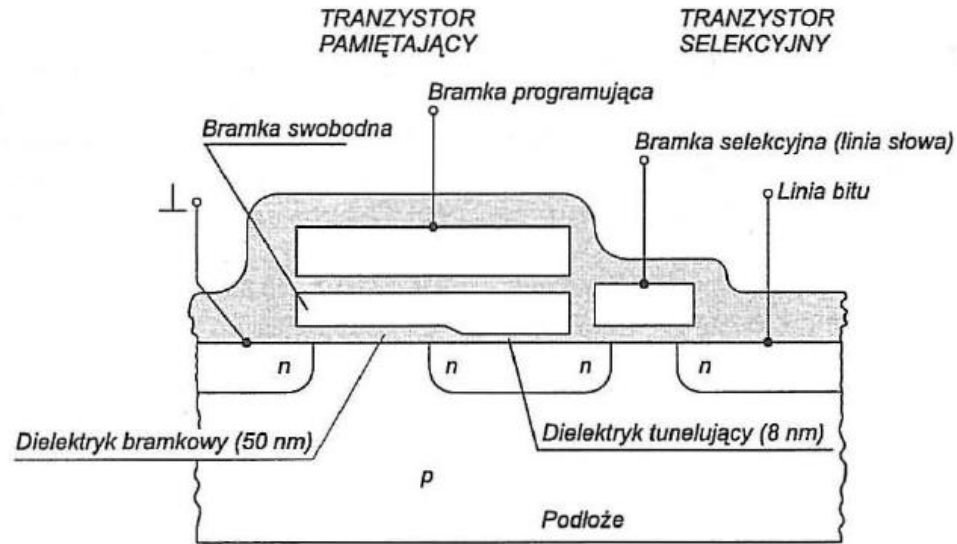
Pamięci EEPROM wytwarzane są jako niezapisane.

Podstawową zaletą jest to, że ich zawartość może być modyfikowana w urządzeniu w którym są zastosowane, bez potrzeby użycia odrębnego kasownika i programatora, jak to ma miejsce w pamięciach EPROM.

Zapis danych trwa wielokrotnie dłużej niż odczyt.

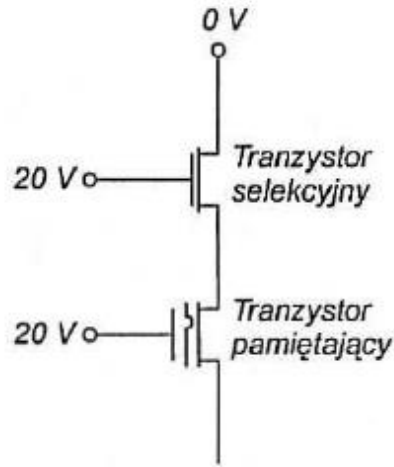
Liczba zapisów oraz usunięć danych na EEPROM jest ograniczona, natomiast liczba odczytów jest nieskończenie duża.

Proces zapisania lub nadpisania może dotyczyć pojedynczego bajtu.



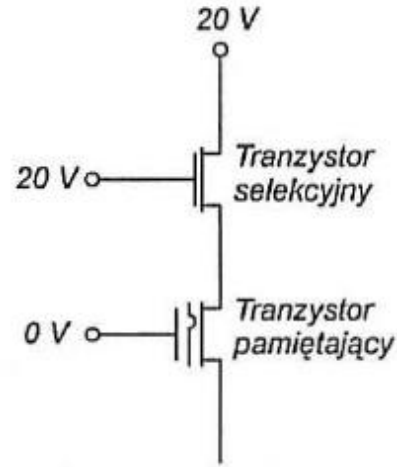
[**]

Komórka składa się z dwóch tranzystorów połączonych szeregowo. Jeden z nich to tranzystor z podwójną bramką o programowanej charakterystyce przejściowej zwany tranzystorem pamiętającym. Ma on strukturę FLOTOX (*Floating Gate Tunnel Oxide*). Warstwa izolatora między swobodną bramką a drenem tego tranzystora w pewnym miejscu jest bardzo cienka (dielektryk tunelujący). Ta cienka warstwa jest wykonana z rozmysłem, bowiem do zmieniania ładunku bramki swobodnej wykorzystuje się zjawisko tunelowe Fowlera-Nordheima (inaczej tzw. tunelowanie na zimno polegające na przechodzeniu elektronów z kanału do bramki i odwrotnie jedynie pod wpływem pola elektrycznego). Drugi tranzystor jest zwykłym tranzystorem MOS z kanałem typu n. Przeznaczony jest do współpracy z linią bitu i zwany tranzystorem selekcyjnym.



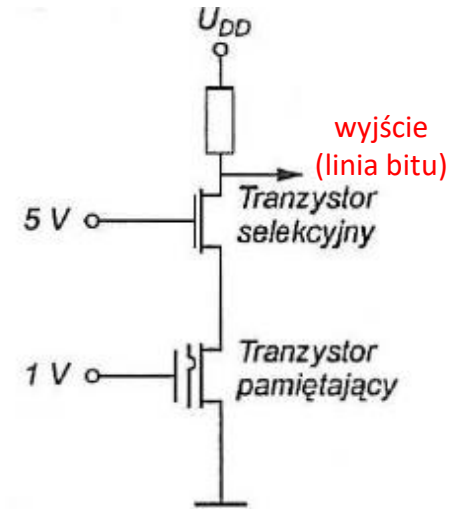
zapisywanie 1

Do bramek obu tranzystorów doprowadza się stosunkowo duże napięcie (ok. 20 V), natomiast dren (linię bitu) dołącza się do masy (0 V). Tranzystor selekcyjny przewodzi. Powstaje silne pole elektryczne kierujące elektrony z kanału do izolowanej bramki ładując ją ujemnie.



zapisywanie 0

Do bramki tranzystora selekcyjnego doprowadzone duże napięcie (20V). Tranzystor ten przewodzi. Bramka tranzystora pamiętającego ma potencjał zero, a obszar pod izolatorem potencjał dodatni (przekazywany przez przewodzący kanał tranzystora selekcyjnego). Elektrony przemieszczają się z bramki swobodnej do obszaru n.



odczytywanie

Tranzystor pamiętający polaryzowany jest małym stałym napięciem. Gdy zapisana 1 w bramce swobodnej zgromadzony jest ładunek ujemny i kanał indukowany nie powstaje - tranzystor pamiętający nie przewodzi. Na linii bitu utrzymuje się wysoki poziom napięcia. Gdy zapisane 0 w bramce swobodnej jest zgromadzony ładunek dodatni, dlatego pod bramką powstaje przewodzący kanał. Tranzystor pamiętający przewodzi. Na linii bitu utrzymuje się niski poziom napięcia.

[**]

Pamięci FLASH

Pamięci FLASH stanowią specyficzną odmianę pamięci EEPROM, dlatego określa się je też jako Flash EEPROM.

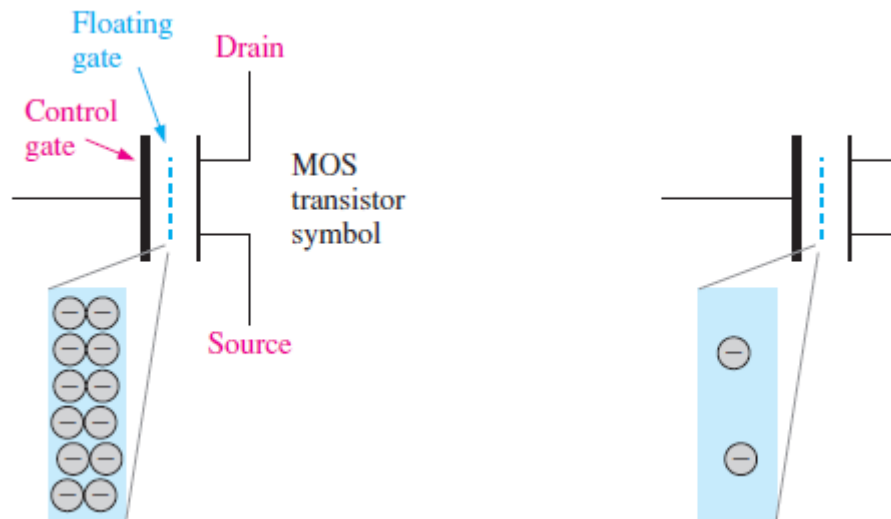
Nazwa FLASH (błysk) stosowana jest z uwagi na właściwość błyskawicznego kasowania zawartości bloków pamięci lub całej pamięci.

Komórka pamięci FLASH

Komórka pamięci FLASH jest jedno tranzystorowa.

Tranzystor MOS stanowiący komórkę pamięcią posiada bramkę sterującą, bramkę swobodną oraz dren i źródło.

Bramka swobodna przechowuje ładunek dostarczony w wyniku procesu wymuszonego napięciami elektrod podobnie jak w tranzystorze FAMOS.



[*]

dużo elektronów - zapisane 0

mało elektronów lub ich brak - zapisana 1

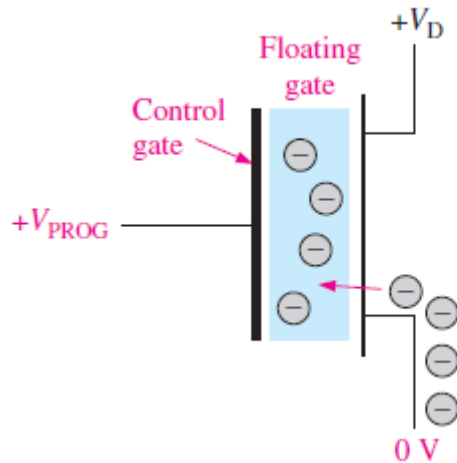
Programowanie

Początkowo wszystkie komórki są w stanie 1, ponieważ ładunek został usunięty z każdej komórki w poprzedzającej operacji kasowania.

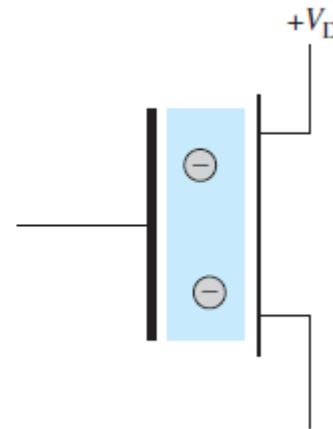
Operacja programowania wprowadza elektrony do swobodnej bramki tych komórek, które mają przechowywać 0.

Ładunki nie są wprowadzane tych komórek, które mają przechowywać 1.

Przyłożenie wystarczającego dodatniego napięcia do bramki (w stosunku do napięcia źródła) podczas programowania wprowadza elektrony do bramki swobodnej.



zapisywanie 0



zapisywanie 1
(pozostawienie stanu po skasowaniu)

[*]

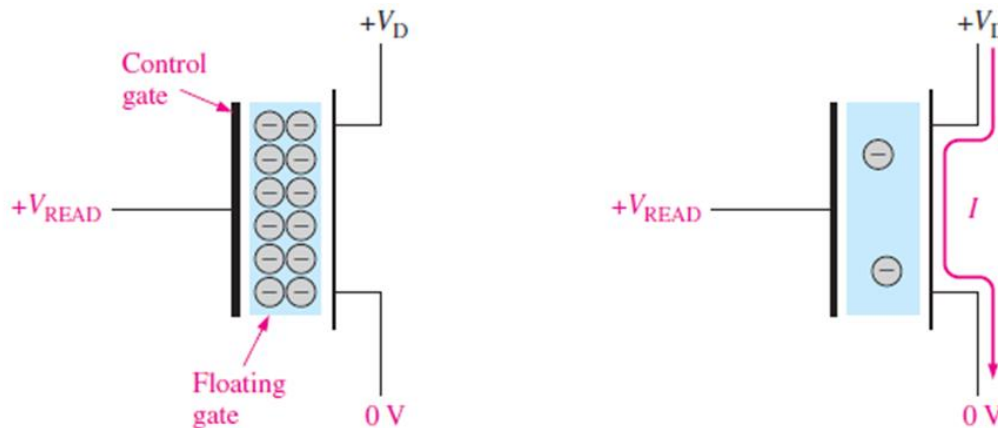
Odczytywanie

Podczas operacji odczytu do bramki sterującej podawane jest dodatnie napięcie.

Ilość ładunku obecnego na swobodnej bramce komórki określa, czy napięcie przyłożone do bramki sterującej włączy tranzystor.

Jeśli zapamiętane zostanie 1, napięcie bramki sterującej jest wystarczające do włączenia tranzystora.

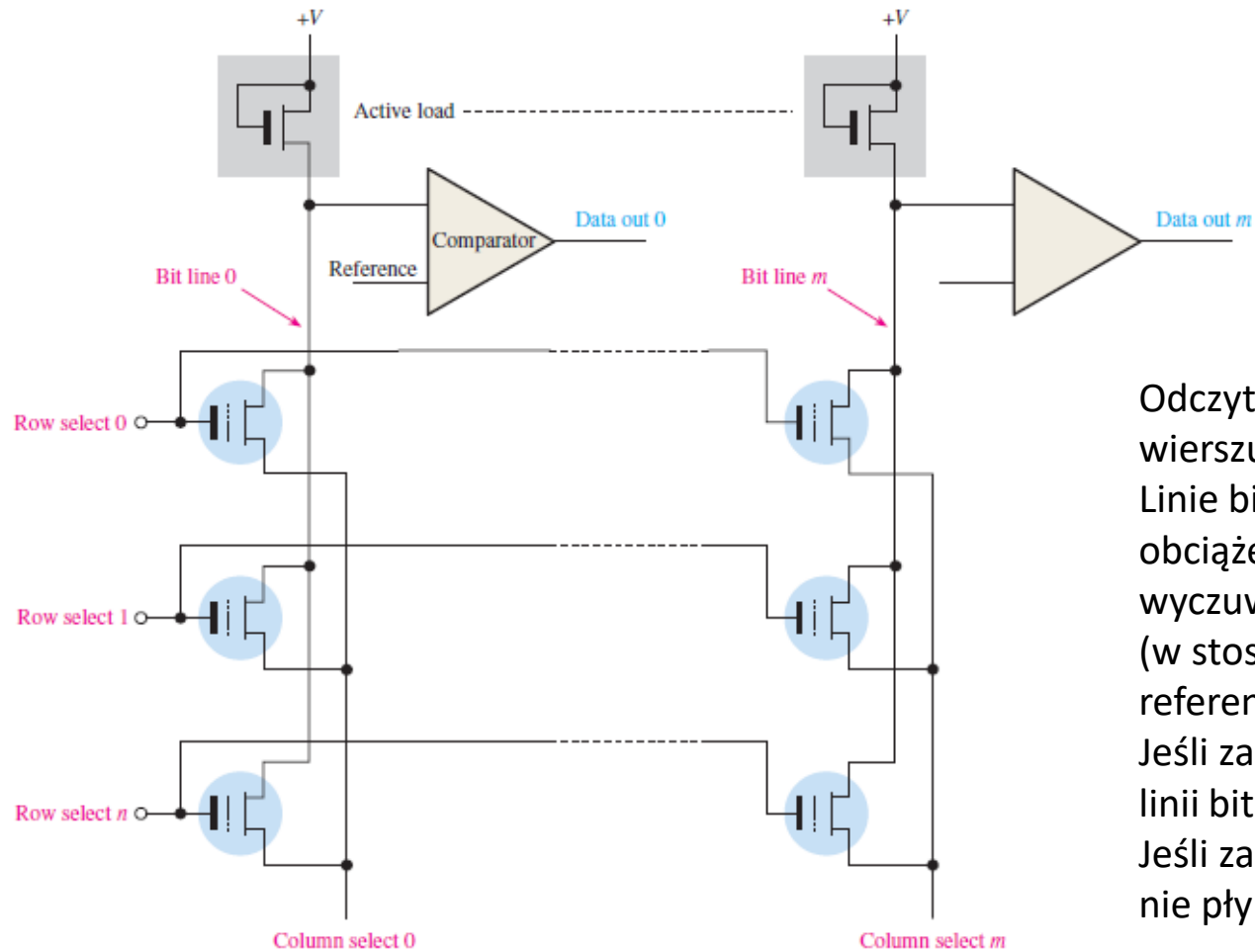
Jeśli zapamiętane zostanie 0, tranzystor nie włączy się, ponieważ napięcie bramki sterującej nie jest wystarczająco duże aby pokonać potencjał ujemnego ładunku obecnego na bramce swobodnej. Ładunek zgromadzony w bramce swobodnej (związany z zapamiętanym stanem 0) zapobiega osiągnięciu napięcia progu włączenia tranzystora, Mały lub zerowy ładunek związany z zapamiętaną 1 umożliwia przekroczenie progu włączenia przez napięcie bramki sterującej.



odczytywanie 0

odczytywanie 1

[*]



Odczyt następuje wiersz po wierszu.
 Linie bitów posiadają aktywne obciążenia i komparatory wyczuwające spadek napięcia (w stosunku do napięcia referencyjnego).
 Jeśli zapisana była jedynka w linii bitu płynie prąd.
 Jeśli zapisane było zero prąd nie płynie.

[*]

fragment matrycy pamięci FLASH – operacja odczytu

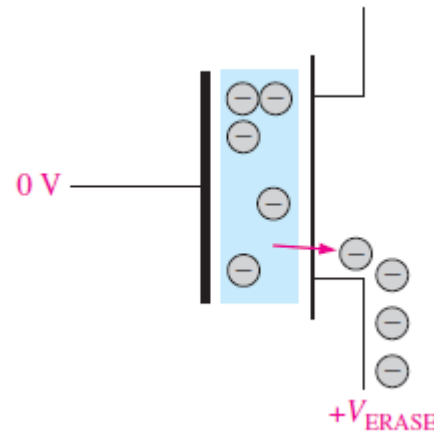
Kasowanie

Podczas operacji kasowania ładunek jest usuwany ze wszystkich komórek pamięci.

Dodatnie napięcie (w stosunku do napięcia bramki) jest doprowadzane do elektrody źródła tranzystora (przeciwna biegunowość niż przy programowaniu – zachodzą zjawiska jak w strukturze FLOTOX tranzystora pamiętającego w pamięci EEPROM).

Bramka swobodna pozbawiana jest ładunku.

Pamięć FLASH jest zawsze kasowana przed przeprogramowaniem.



[*]

kasowanie zawartości komórki pamięci FLASH

każda pamięć FLASH ma system zarządzania pamięcią (kontroler)

Aby zapisać komórkę pamięci FLASH, należy ją wcześniej skasować.

Nie jest możliwe ponowne zapisanie danych do już zapisanej komórki (nadpisywanie).

Operacja kasowania umożliwia skasowanie tylko całych bloków komórek. Nie można skasować pojedynczej komórki.

Z tego powodu zapis danych nie jest w pełni swobodny. Pamięci te umożliwiają odczyt i zapis dowolnej komórki, ale już nie swobodne kasowanie i nadpisanie zawartości.

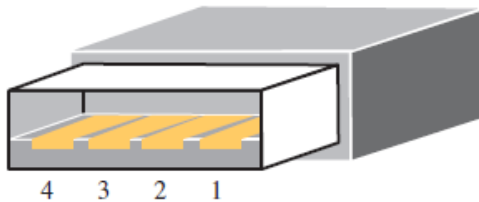
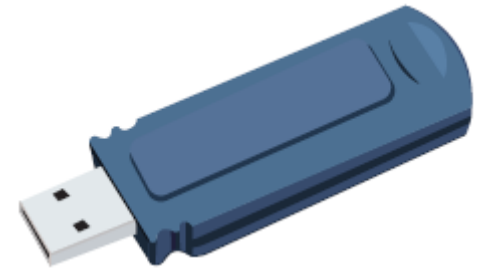
Powodują to trudności w obsłudze dostępu do danych.

Zapis musi być skoordynowany z operacją kasowania bloków pamięci. Jeśli plik ma zostać zaktualizowany lub nadpisany, system zarządzania pamięcią tworzy nową kopię pliku w innym miejscu, oznaczając tylko poprzednią wersję jako bezużyteczną. Taka wersja pliku nadal zajmuje wolne miejsce, jest ono zwalniane jeśli operacja kasowania jest możliwa, czyli w danym bloku pamięci nie ma fragmentu innego pliku.

Dodatkową komplikacją jest fakt, że operacja kasowania jest znacznie dłuższa niż operacja zapisu i odczytu.

Pamięć FLASH USB

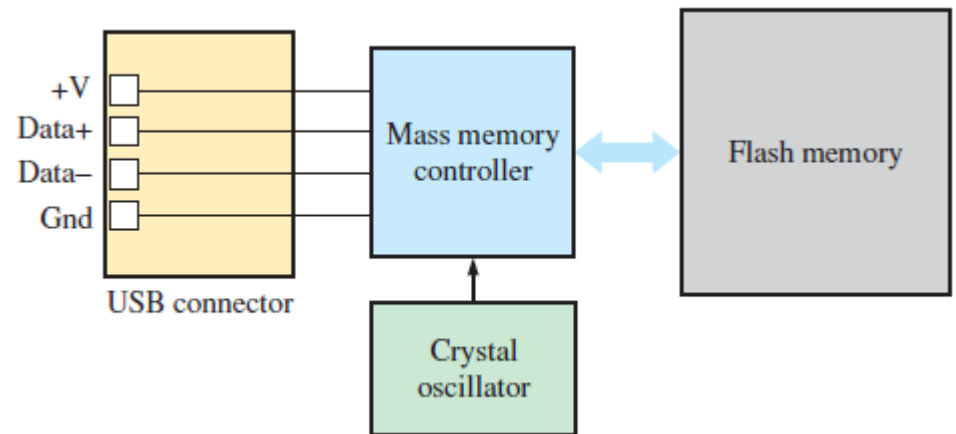
Pamięć FLASH USB składa się z pamięci FLASH podłączonej do standardowego złącza USB, umieszczonej w niewielkiej obudowie.



złącze USB pamięci FLASH USB



ikona złącza USB



blokowy schemat pamięci FLASH USB

[*]

Porównanie właściwości różnych typów pamięci

typ pamięci	nieulotna	duże upakowanie	komórka jedno tranzystorowa	możliwość zapisu w systemie
SRAM	nie	nie	nie	tak
DRAM	nie	tak	tak	tak
Mask ROM	tak	tak	tak	nie
EPROM	tak	tak	tak	nie
EEPROM	tak	nie	nie	tak
Flash	tak	tak	tak	tak

NIEULOTNE PAMIĘCI PÓŁPRZEWODNIKOWE

KONIEC

[*] Floyd T. L.: Digital Fundamentals. PEARSON

[**] Wawrzyński W.: Podstawy współczesnej elektroniki. WPW