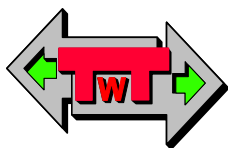
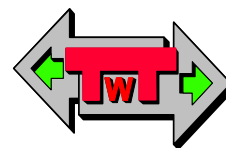


**ZESPÓŁ LABORATORIÓW TELEMATYKI TRANSPORTU**  
**ZAKŁAD TELEKOMUNIKACJI W TRANSPORCIE**



**WYDZIAŁ TRANSPORTU**  
**POLITECHNIKI WARSZAWSKIEJ**



**LABORATORIUM PODSTAW ELEKTRONIKI**

INSTRUKCJA DO ĆWICZENIA NR 21

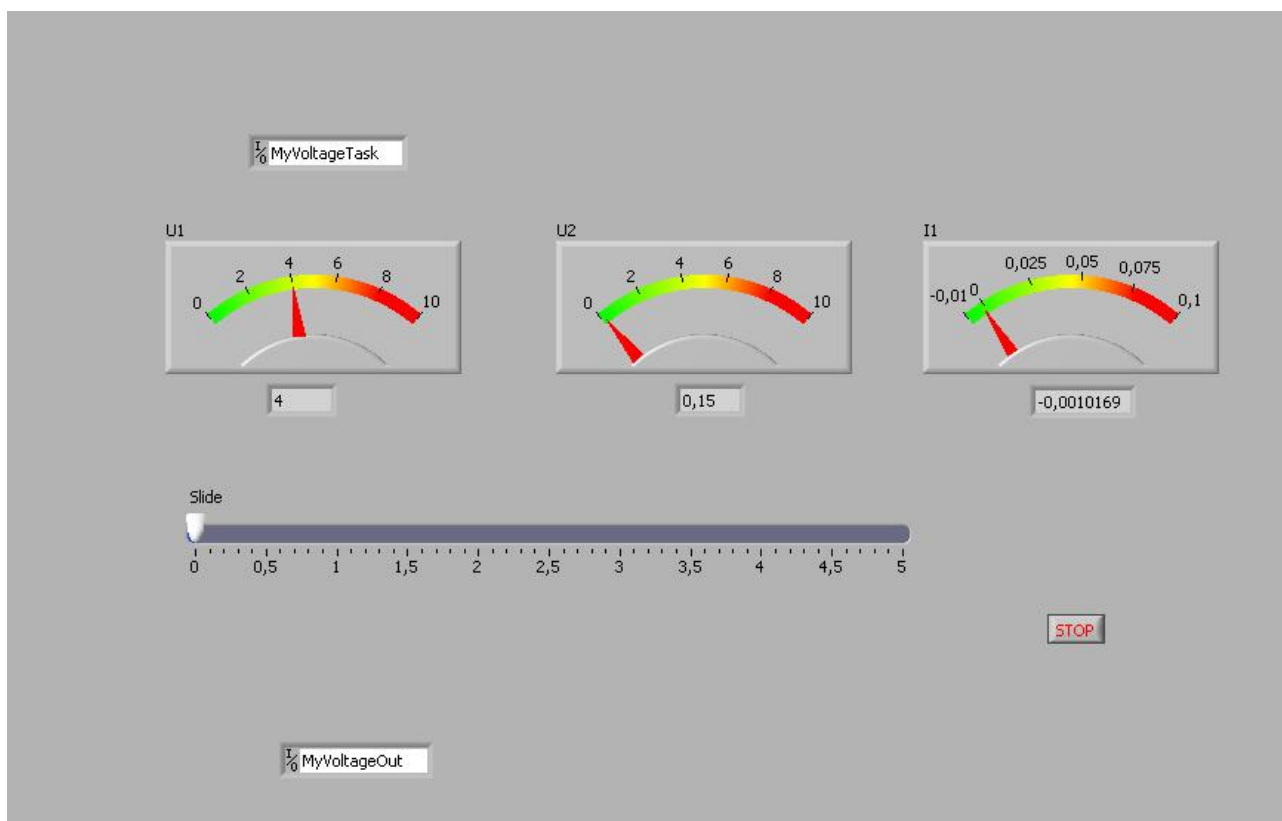
**Komputerowe pomiary parametrów  
bramki NAND TTL**

DO UŻYTKU WEWNĘTRZNEGO

**WARSZAWA 2021**

## A. Cel ćwiczenia

Celem ćwiczenia jest zapoznanie się z parametrami układów logicznych na podstawie podstawowej bramki NAND. Wszystkie pomiary zostaną wykonane za pomocą programu LabView na komputerze wyposażonym w odpowiednią kartę wejść/wyjść. W celu rozpoczęcia pomiarów należy uruchomić komputer i wywołać program LabView. Następnie otworzyć projekt o nazwie Charakterystyka.vi. Pojawi się obraz jak na rysunku poniżej.



Rys. 1. Pulpit projektu „Charakterystyka”

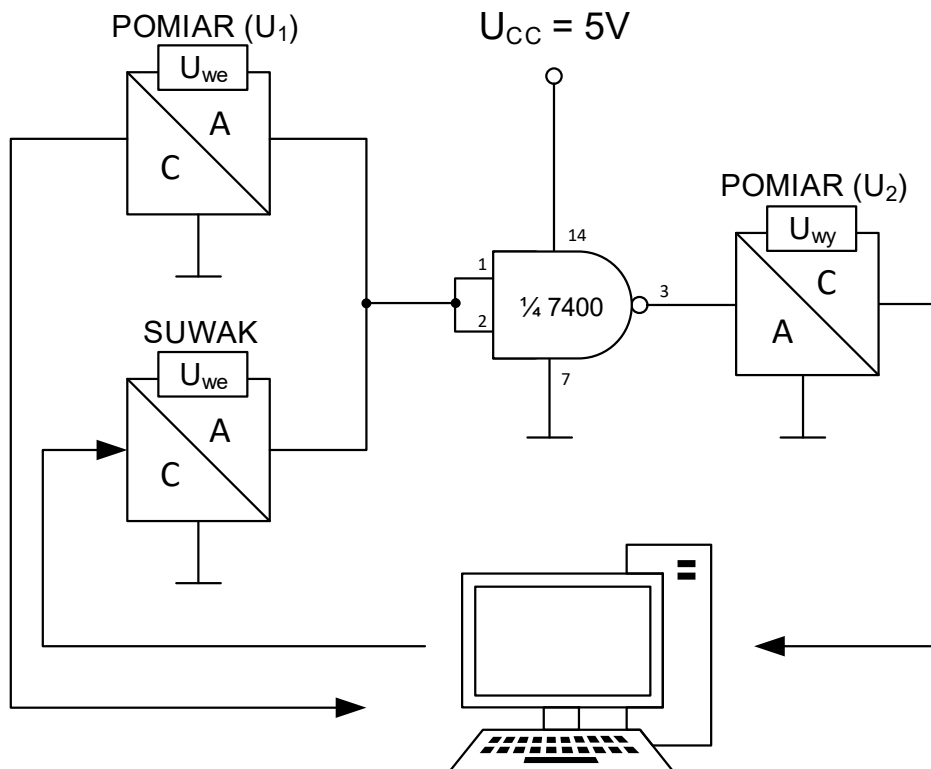
Otwarty projekt umożliwia pomiary dwóch napięć i jednego prądu oraz regulację napięcia na jednym wyjściu od 0 do 5 V.

## B. Przebieg ćwiczenia

### 1) Charakterystyka przejściowa bramki NAND

#### - Bramka standardowa

Regulując rezystorem suwakiem należy odczytać wartości napięcia wejściowego  $U_{we}$  i wyjściowego  $U_{wy}$ , odpowiednio na woltomierzach  $U_1$  i  $U_2$  (patrz rys. 1 i rys. 2). Następnie z uzyskanych pomiarów wykreślić charakterystykę  $U_{wy} = f(U_{we})$ . Liczba pomiarów 10. W celu uzyskanie odpowiedniej jakości pomiarów należy zagęścić pomiary w zakresie przełączania bramki oraz wykonać pomiary narastająco lub opadająco.

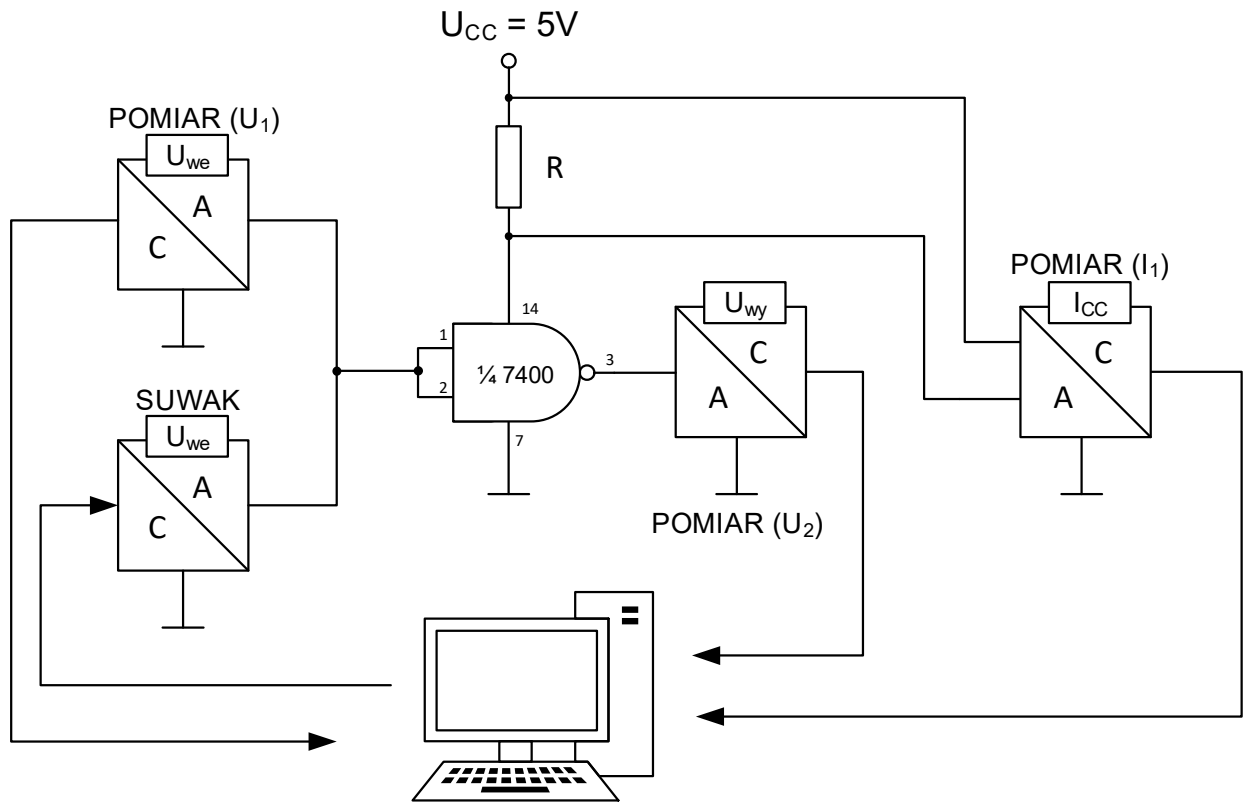


Rys. 2. Schemat ideowy układu do zdejmowania charakterystyki przejściowej bramki NAND

Tabela 1: Pomiary do charakterystyki przejściowej bramki NAND TTL.

$U_{we}$										
$U_{wy}$										

Regulując suwakiem należy odczytać wartości napięcia wejściowego  $U_{we}$  i prądu zasilającego bramkę  $I_{CC}$ , odpowiednio na woltomierzu  $U_1$  i amperomierzu  $I_1$ , (patrz rys. 1 i rys. 3). Następnie z uzyskanych pomiarów wykreślić charakterystykę  $I_{CC} = f(U_{we})$ . Liczba pomiarów 10.



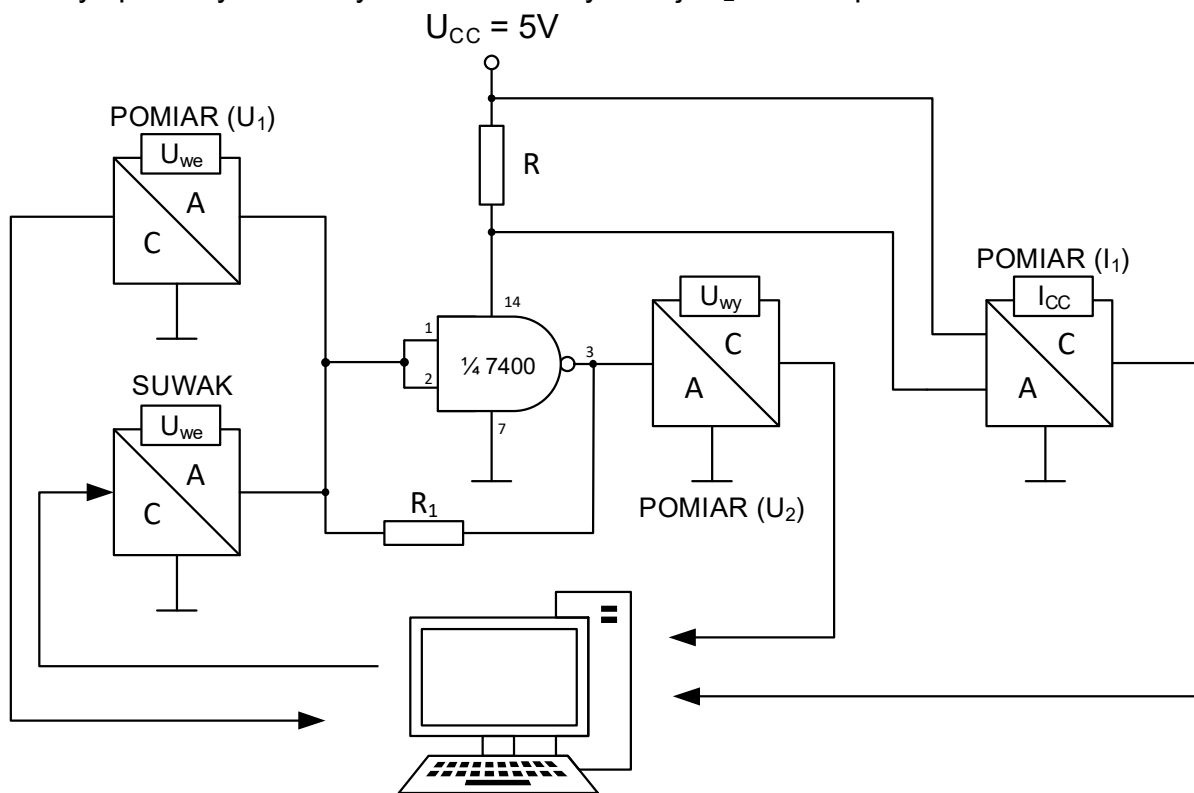
Rys. 3. Schemat ideowy układu do zdejmowania charakterystyki  $I_{CC} = f(U_{WE})$  bramki NAND

Tabela 2: Pomiary do charakterystyki prądu zasilania bramki NAND TTL.

$U_{we}$										
$I_{CC}$										

## Bramka linearyzowana

Regulując suwakiem należy odczytać wartości napięcia wejściowego  $U_{we}$  i wyjściowego  $U_{wy}$ , odpowiednio na woltomierzach  $U_1$  i  $U_2$  (patrz rys. 1 i rys. 4). Następnie z uzyskanych pomiarów wykreślić charakterystyki  $U_{wy} = f(U_{we})$  dla różnych wartości rezystancji  $R_1$ . Powtórzyć pomiary dla różnych wartości rezystancji  $R_2$ . Liczba pomiarów 10.



Rys. 4. Schemat ideowy układu do zdejmowania charakterystyki przejściowej linearyzowanej bramki NAND

Tabela 3: Pomiary do charakterystyki przejściowej linearyzowanej bramki NAND TTL.

Wartość rezystancji w sprzężeniu zwrotnym  $R_1 = \dots\dots\dots$  ohm

$U_{we}$										
$U_{wy}$										

Wartość rezystancji w sprzężeniu zwrotnym  $R_1 = \dots\dots\dots$  ohm

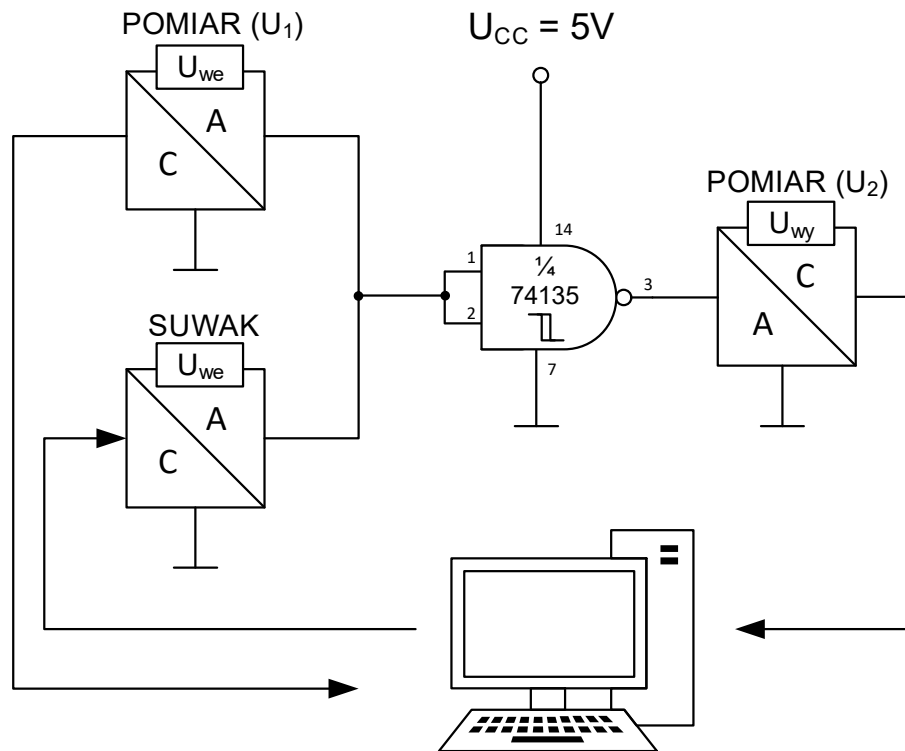
$U_{we}$										
$U_{wy}$										

Wartość rezystancji w sprzężeniu zwrotnym  $R_1 = \dots\dots\dots$  ohm

$U_{we}$										
$U_{wy}$										

## Bramka Schmitt'a

Regulując suwakiem należy odczytać wartości napięć wejściowego  $U_{we}$  i wyjściowego  $U_{wy}$ , na woltomierzach odpowiednio  $U_1$  i  $U_2$  (patrz rys. 1 i rys. 5). Pomiary przeprowadzić zmieniając  $U_{we}$  od 0 do 5V i w odwrotnym kierunku. Następnie z uzyskanych pomiarów wykreślić charakterystyki  $U_{wy} = f(U_{we})$ . Liczba pomiarów 10 w każdym kierunku zmian  $U_{we}$ .



Rys. 5. Schemat ideowy układu do zdejmowania charakterystyki przejściowej bramki NAND Schmitt'a

Tabela 4: Pomiary do charakterystyki przejściowej bramki NAND Schmitt'a.  
Pomiary dla rosnącego  $U_{we}$  od 0 do 5 V.

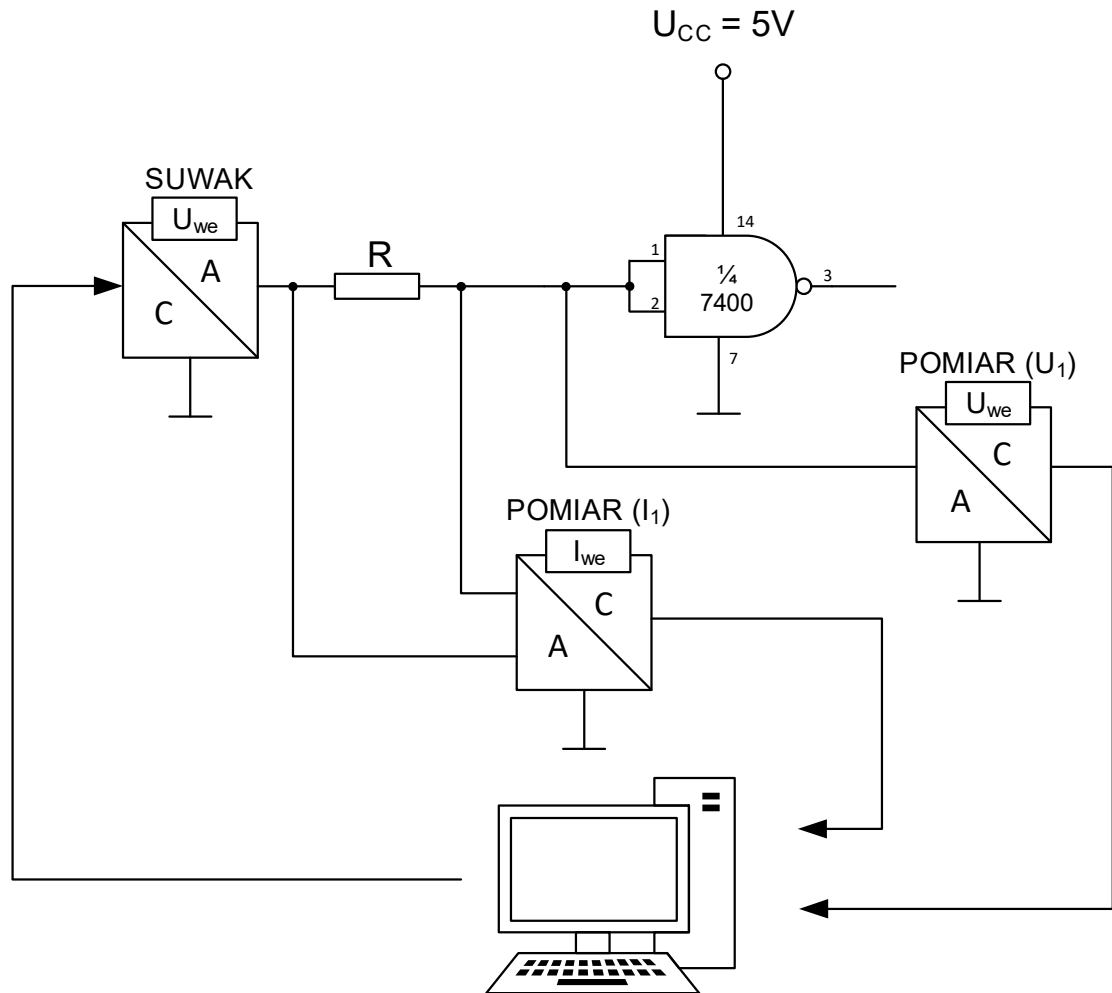
$U_{we}$										
$U_{wy}$										

Pomiary dla malejącego  $U_{we}$  od 5 do 0 V.

$U_{we}$										
$U_{wy}$										

## 2) Charakterystyka wejściowa bramki NAND

Regulując suwakiem należy odczytać wartości napięć  $U_{we}$  i prądu  $I_{we}$  wejściowego, na woltomierzu  $U_1$  i amperomierzu  $I_1$  (patrz rys. 1 i rys. 6). Następnie z uzyskanych pomiarów wykreślić charakterystykę  $I_{we} = f(U_{we})$ . Liczba pomiarów 10. Pomiary należy wykonywać na zakresie  $U_{we}$  od -1 do 5 V.



Rys. 6. Schemat ideowy układu do zdejmowania charakterystyki wejściowej bramki NAND

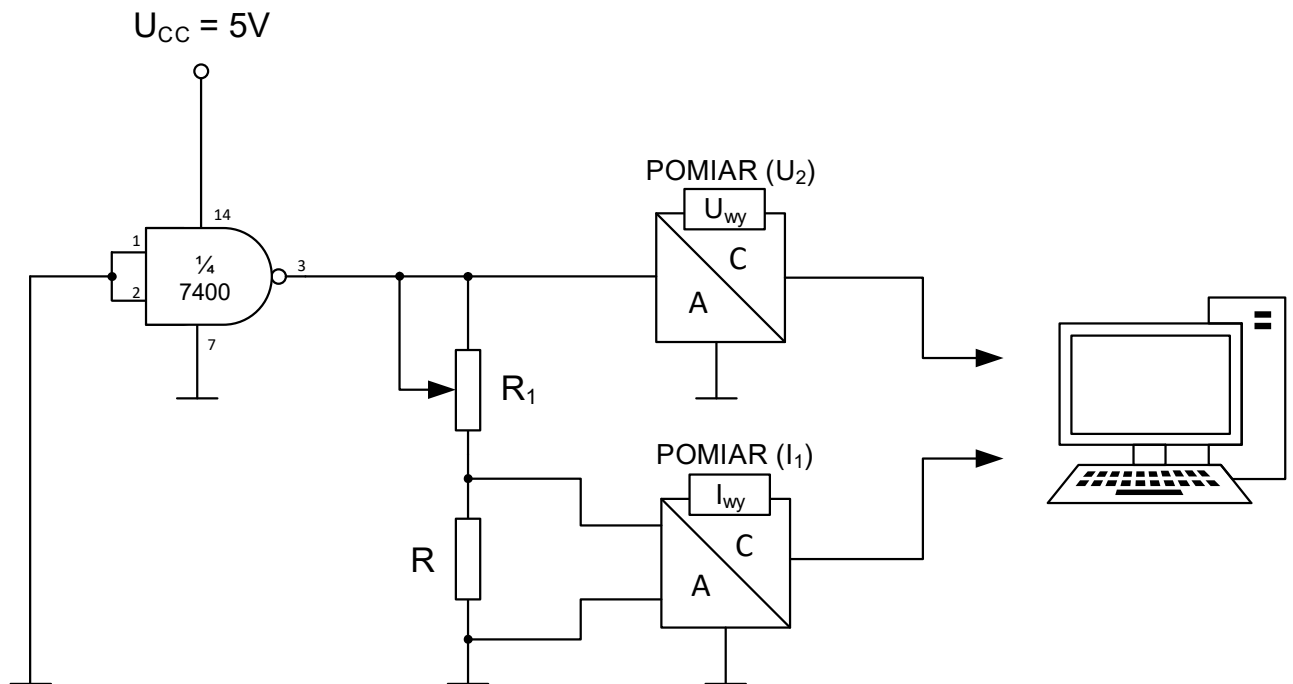
Tabela 5: Pomiary do charakterystyki wejściowej bramki NAND TTL.

$U_{we}$										
$I_{we}$										

### 3) Charakterystyki wyjściowe bramki NAND

#### - W stanie wysokim

Regulując rezystorem  $R_1$  należy odczytać wartości napięć  $U_{wy}$  i prądu  $I_{wy}$  wyjściowego, odpowiednio na woltomierzu  $U_2$  i amperomierzu  $I_1$  (patrz rys. 1 i rys. 7). Następnie z uzyskanych pomiarów wykreślić charakterystykę  $U_{wy} = f(I_{wy})$  w stanie wysokim. Liczba pomiarów 10.



Rys. 7. Schemat ideowy układu do zdejmowania charakterystyki wyjściowej w stanie wysokim bramki NAND

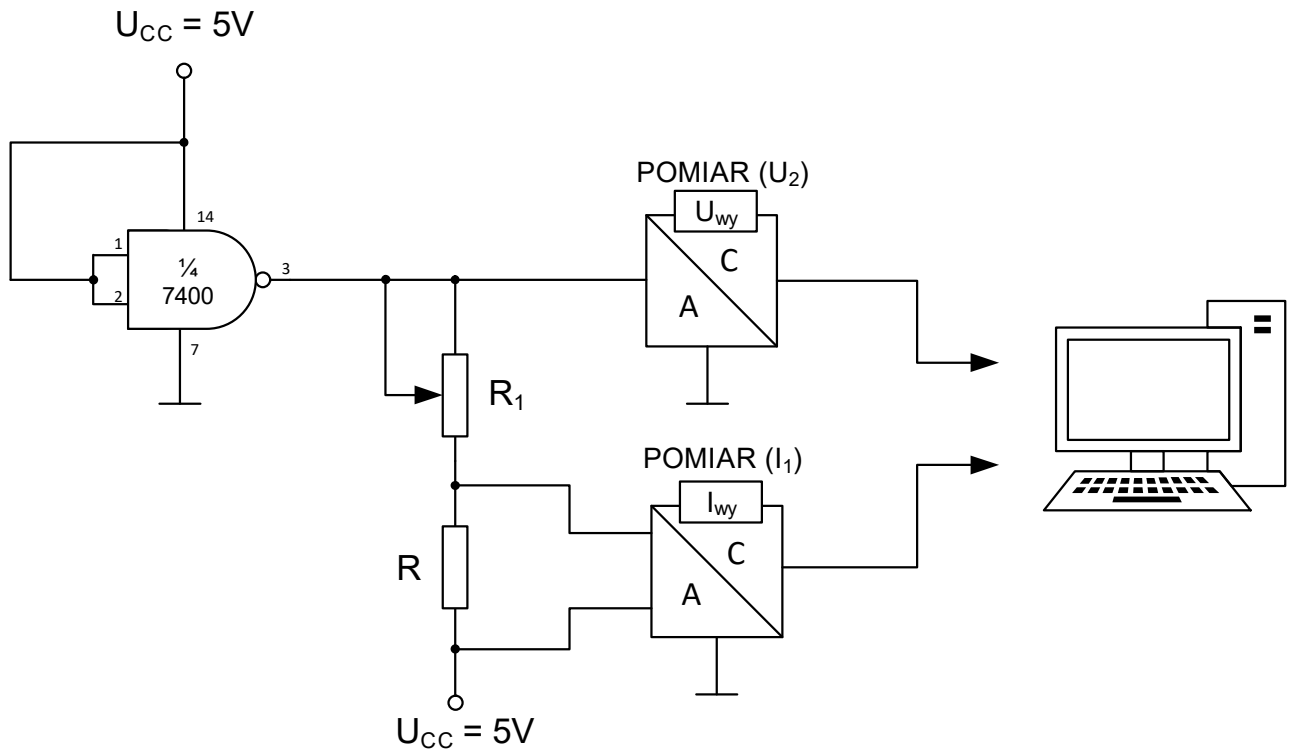
Tabela 6: Pomiary do charakterystyki wyjściowej, w stanie wysokim, bramki NAND TTL.

$I_{wy}$										
$U_{wy}$										



**- W stanie niskim**

Regulując rezystorem  $R_1$  należy odczytać wartości napięć  $U_{wy}$  i prądu  $I_{wy}$  wyjściowego, odpowiednio na woltomierzu  $U_2$  i amperomierzu  $I_1$  (patrz rys. 1 i rys. 8). Następnie z uzyskanych pomiarów wykreślić charakterystykę  $U_{wy} = f(I_{wy})$  w stanie niskim. Liczba pomiarów 10.



Rys. 8. Schemat ideowy układu do zdejmowania charakterystyki wyjściowej w stanie niskim bramki NAND

Tabela 7: Pomiary do charakterystyki wyjściowej, w stanie niskim, bramki NAND TTL.

$I_{wy}$										
$U_{wy}$										

**E. Wyposażenie**

Elementy układu:

- Układ scalony 7400 ..... szt. 1
- Układ scalony 7413 (lub 74132) ..... szt. 1
- Rezystor 1 ohm ..... szt. 1
- Rezystor 47 ohm ..... szt. 1

Sprzęt pomiarowy:

- Interfejs przetworników A/A i C/A ..... szt. 1
- Komputer PC z oprogramowaniem LabView ..... szt. 1

### **C. Zagadnienia do opracowania**

Należy przygotować się z zakresu wiedzy obejmującej takie zagadnienia jak: cyfrowe bramki w technice TTL a w szczególności, należy przygotować odpowiedzi na poniższe pytania i polecenia:

- 1) Wymień znane Ci techniki realizacji bramek. Wymień ich wady i zalety.
- 2) Narysuj schemat budowy bramki NAND zrealizowanej w technice DTL (*Diode Transistor Logic*). Jaką rolę spełniają tam poszczególne elementy?
- 3) Co to jest obciążalność bramki?
- 4) Przedstaw na wykresie zjawisko histerezy powstające w bramce NAND Schmitt'a.
- 5) Podaj podstawowe parametry elementów logicznych w technice TTL (*Transistor Transistor Logic*).
- 6) Narysuj schemat budowy bramki NAND zrealizowanej w technice TTL (*Transistor Transistor Logic*). W jakich stanach są poszczególne tranzystory przy wysokim i niskim poziomie na wyjściu bramki?
- 7) Narysuj i opisz charakterystykę przejściową bramki NAND TTL.
- 8) Narysuj i opisz charakterystykę przejściową linearyzowanej bramki NAND TTL.
- 9) Narysuj i opisz charakterystykę przejściową bramki NAND Schmitt'a TTL.
- 10) Narysuj symbol bramki AND, OR, NAND, NOR, EX-OR, EX-NOR, NOT i podaj tabele prawdy.
- 11) Wymień zalety i wady wykorzystania wspomaganie komputerowego (na przykładzie programu LabView) jako narzędzia pomiarowego.

### **D. Literatura**

1. Dobrowolski A., Jachna Z., Majda E., Wierzbowski M.: „Elektronika - ależ to bardzo proste!”. Wydawnictwo BTC, 2013.
2. Horowitz P., Hill W.: „Sztuka elektroniki. Tom I i II”. Wydanie 12 zmienione. Wydawnictwa Komunikacji i Łączności, Warszawa 2017. ISBN: 9788320619928.
3. Kaźmierkowski M., Matysik J.: „Wprowadzenie do elektroniki i energoelektroniki”. Oficyna Wydawnicza Politechniki Warszawskiej, Warszawa 2005.
4. Pieńkos J., Turczyński J.: „Układy scalone TTL w systemach cyfrowych”. Wydawnictwa Komunikacji i Łączności, 1986.
5. Rosiński A., Dudek E., Krzykowska K., Kasprzyk Z., Stawowy M., Szmigiel A.: Podstawy elektroniki. Laboratorium, 2019, Oficyna Wydawnicza Politechniki Warszawskiej, ISBN 978-83-7814-991-0, 155 s.
6. Rosiński A., Dudek E., Krzykowska K., Kasprzyk Z., Stawowy M., Szmigiel A.: Elektronika. Laboratorium, 2019, Oficyna Wydawnicza Politechniki Warszawskiej, ISBN 978-83-7814-992-7, 181 s.
7. Tietze U., Schenk C.: „Układy półprzewodnikowe”. Wydawnictwa Naukowo Techniczne, 2009.
8. Wawrzyński W.: „Podstawy współczesnej elektroniki”. Oficyna Wydawnicza Politechniki Warszawskiej, 2003.